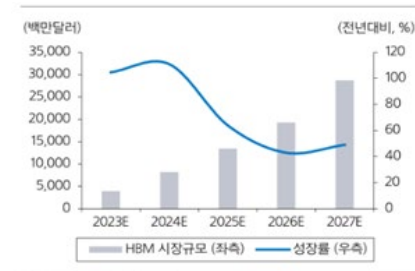


Industry Report 23.11.25

Opinion

Buy

Price Trend



SK하이닉스 주가추이



Team 3

김민재 김혜리
윤혜원 이건호
임현우 채정우
홍수연

HBM산업

- TSV 기술을 활용한 DRAM 다이를 수직으로 적층하여 제품의 메모리 지원에 최적화된 폼팩터
- 맞춤형 AI서비스 구현을 위한 Specialty DRAM 역할
- ChatGPT를 필두로한 LLM서비스 구현을 위한 AI시대의 핵심 기술
- 2022년 23억 달러에서 2025년 103억달러로 연평균 64% 성장할 것으로 전망

Signal1. HBM 관련 기업들의 멀티플 상승

HBM을 생산하는 메모리 기업들과 핵심 장비주들의 3분기 실적은 높아진 주가를 충족시키기에는 부족했다. 하지만 실적발표 이후 주가는 저점을 높여가며, 상승추세를 이어가고 있는데, 그 이유는 현재 HBM 관련 기업들의 주가 상승은 EPS 상승에 따른 주가 상승이 아닌 멀티플 상승에 따른 주가 상승이라고 판단한다. 멀티플 상승을 위한 거시경제 측면에서의 조건은 양적양화, 낮은 금리수준, 높은 경제 성장률 등이 있다. 반면, 산업 측면에서 기업들의 멀티플 상승 조건은 결국 산업의 크기와 성장성이다. 현재 AI산업과 GPU 및 HBM의 확장성(수요)은 더욱 커지고 있다. 산업의 확장(수요)이 기업들의 미래 이익 추정치를 상승시키고, 이익 추정치의 상향은 멀티플을 확장시켜, 높은 밸류에이션과 주가 수준이 유지될 수 있는 것이다.

Signal2. AI산업으로 증가하는 HBM 수요와 공급

평균적으로 2023년 연간 HBM 수요는 290M GB, 2024년 연간 수요는 560M GB으로 추정하고 있다. HBM은 24년에 초과 공급이 시작된다. Nvidia와 AMD가 HBM3 기반 GPU 출하량을 늘리고 있는 만큼, 2024년에는 HBM3와 HBM3E가 주류가 될 것이며, 글로벌 HBM 시장은 2022년 23억달러(약 3조원)에서 2025년 103억달러(약 13조 9천억원)로 연평균 64% 성장할 것으로 전망되는데, 특히 GPU를 포함한 AI 서버에 대한 요구가 늘어나기 때문이다.

Signal 3. Advanced Packaging에 이어 하이브리드 본딩으로

Advanced Packaging은 공정 및 설계 효율을 개선하고, 설계 비용을 절감하는 데에 도움이 된다. 이중 집적에서 수많은 기술이 제시되고 있지만 가장 중요한 기술은 하이브리드 본딩이다. Yole과 BESI에 따르면, HBM 시장의 38%가 하이브리드 본딩 장비를 적용할 것으로 전망된다. 그럼에도 불구하고 원가적인 문제로 TSV-TC 본딩이 주류가 될 것이며, 2027년 하이브리드 본딩이 15%, TSV-TC 본딩 85%의 시장 점유율로 HBM을 중심으로 AI/ML 시장에서 중요한 역할을 할 것이다.

CONTENTS

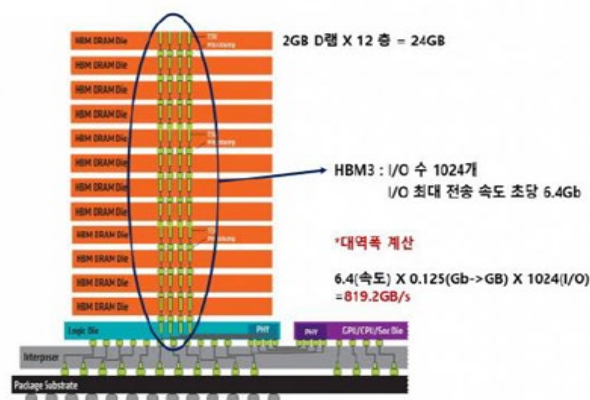
산업개요	3
밸류체인 및 수익구조	7
산업현황	13
산업전망	19
투자접근	24
관련기업	31

1. 산업개요

1-1. HBM 정의와 발전양상

HBM은 High Bandwidth Memory의 약자로, DRAM과 유사한 원리를 사용하지만, 적층 기술(Stacked Technology)을 사용하여 여러 층으로 쌓인 형태로 만들어진다. 이 적층 기술을 통해 DRAM과 비교하여 높은 대역폭을 가지며, 낮은 전력 소비를 유지할 수 있다. 반도체 산업에서 "HBM"은 일반적으로 "고대역폭 메모리"를 의미한다. 고대역폭 메모리는 고급 그래픽 처리 장치(GPU), 가속기 및 고성능 컴퓨팅(HPC) 시스템에 사용되는 스택형 메모리 아키텍처의 한 유형이다. 메모리 다이를 앞서 말했듯 수직으로 적층하여 기존 메모리 솔루션에 비해 컴팩트한 폼팩터와 훨씬 더 높은 대역폭을 제공하는 것이 특징이다.

그림 1) HBM 구조



자료 : AMD, IBK 투자증권

ChatGPT를 시작으로 많은 빅테크 기업들이 LLM 서비스를 구현하기 위한 AI 서버 투자에 전력을 다하고 있다. 2023년 현재 HBM을 가장 많이 구입하는 회사는 NVIDIA이다. 하지만 HBM을 시장에 가장 먼저 도입한 업체는 AMD였다. AMD는 2015년 출시된 게임용 외장 GPU인 피지(Fiji)의 성능 향상을 위해 HBM 양산 도입 가능성을 고민했다. 이를 위해 DRAM 업체들과 2013년부터 접촉했는데 최종 파트너사로 선정된 업체가 SK하이닉스였다. 당시 AMD는 게임용 GPU 성능을 맞추기 위해 메모리 대역폭을 지속적으로 확장해야 할 필요성을 느꼈고, GPU가 더 많은 전력을 소모하게 되어 성능 저하로 이어질 것이라고 예상했다. 그래서 찾아낸 기술이 HBM으로 SK하이닉스는 2014년 처음 TSV HBM을 개발, 2015년에 AMD는 SK하이닉스가 공급한 HBM 1세대에 자사 GPU를 붙여 피지시리즈를 출시했으며, 당시 2.5D 패키지는 Amkor가 맡았다. AMD가 2017년 출시한 베가(Vega) 시리즈 역시 SK하이닉스의 HBM2를 적용해 출시했다. 하지만 게이밍 PC용 그래픽 시장에서 HBM은 그다지 주목받지 못했다. HBM 도입에 따른 GPU 가격 상승분 대비 성능 개선폭이 크지 않았기 때문이다. 이후 AMD는 HBM을 버리고 GDDR6로 메모리 스펙을 낮추게 된다. 대신 GPU 캐시 메모리를 확장하는 방식으로 GDDR6의 큰 대역폭 한계를 극복한다. 이후 지금까지 AMD와 NVIDIA는 모두 게이밍 PC용 그래픽 드에는 GDDR6를 사용한다. MD가 양산 검증해준 HBM은 NVIDIA가 2016년 서버용 GPU 'P100'을 출시하면서 처음 자사 품에 적용했다. NVIDIA는 PC용 그래픽 카드 대신 HBM을 서버용에 채택하면서 시장이 개화되었다. 이를 통해 하이닉스는 독자적인 본딩 기술을 활용한 HBM2E로 시장 리더십을 되찾았으며, HBM3를 NVIDIA에 독점 공급함으로써

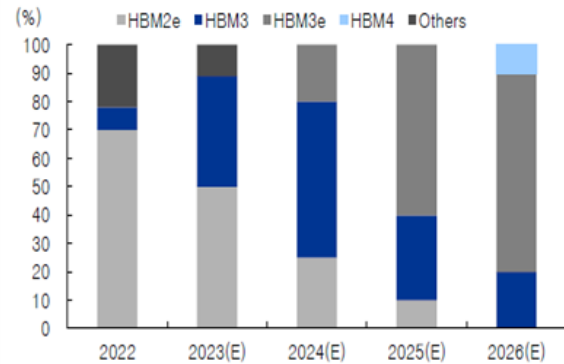
시장 리더십을 공고히 했다. HBM2 에서 HBM3 로 전환될 때, 가장 큰 변화는 핀당 데이터 전송 속도가 3.2/3.6Gbps 에서 최대 6.4Gbps 로 100% 향상되며, 최대 용량은 16GB(8H)에서 24GB(12H)로 50% 확대되었다는 점이다. 또한 HBM2 의 스택당 최대 대역폭은 419GB/s 였으나, HBM3 에서는 대역폭이 819GB/s 로 급증했다. 결론적으로 GPU 와 AI 가속기를 구현하기 위해서는 높은 대역폭이 요구되며, AI/ML 추론의 주류화와 더불어 HBM 시장이 확대되는 계기가 되었다.

그림 2) HBM 종류

구분	Die Density	Bandwidth	Bus Pin (채널*Bit)	Stack Height	I/O Speed	Data rate	Capacity	적용 GPU	출시
HBM	2Gb	128GB/s	8*128	4Hi	1Gbps	1 GT/s	1GB	R9 Fury	2015
HBM2	8Gb	256GB/s	8*128	4Hi/8Hi	2.4Gbps	2 GT/s	4GB/8GB	RX Vega, P 100, V100	2016
HBM2E	16Gb	460GB/s	8*128	8Hi	3.2Gbps	3.6 GT/s	8GB/16GB	A100, M250x	2020
HBM3	16Gb	819GB/s	16*64	8Hi/12Hi	5.6Gbps	6.4 GT/s	16GB/24GB	H100, M300	2022
HBM3E	24Gb	1.2TB/s	16*64	8Hi/12Hi	8.0Gbps	8 GT/s	24GB/36GB	Gh200	2024

출처 : IBK 투자증권

그림 3) HBM 종류별 비중



출처 : Trendforce, IBK 투자증권

이렇듯 최근 주목받는 HBM 과 GPU 를 동시에 구현하기 위한 목적으로 Advanced Packaging 시대가 개화되었다. 특히 최근 몇 년 동안 TSMC 의 InFO 및 CoWoS, ASE 의 FOCos, Amkor 의 SLIM(실리콘리스 통합 모듈), SWIFT(실리콘 웨이퍼 통합 팬아웃 기술) 등 SiP 를 통해 더 높은 집적도를 달성하기 위한 패키징 기술이 발전해왔다. CoWoS 란 2.5D 패키지 기술을 의미하는 TSMC 의 브랜드명으로, 2 개 이상의 반도체 칩을 웨이퍼 상에서 상호 연결한 뒤 패키지 기판에 올린다는 뜻이다. 2.5D 패키지는 2D 패키지처럼 칩이 수평방향으로 배열되면서, 3D 패키지와 마찬가지로 속도 제한 없는 상호 연결이 가능한 패키지이기에 인터포저가 사용되면, 인터포저 위에 메모리와 로직 반도체를 평면으로 놓기도 하고, 수직으로 쌓기도 하여 2D 와 3D 가 합쳐진 형태로 구현되기 때문이다. CoWoS 가 구현되기 위해선 각 칩을 마치 하나의 다이처럼 연결해주는 실리콘 인터포저 기술이 핵심이다. 인터포저는 substrate(기판)의 일종이지만 어떠한 로직 기능 없이 신호 연결만을 담당하는 게 특징이다. 이는 CoWoS 뿐만 아니라, HBM 에서도 필수적인 부품 및 기술이다. GPU 및 HBM 은 앞서 서술한 2012 년 TSMC 가 개발한 CoWoS 기술을 기반으로 만들어지는데, 2.5D 패키징의 장점을 전극에 구멍을 뚫을 필요가 없으며, 향후 하이브리드 본딩에서는 칩을 나란히 배치하기 때문에 Chiplet 도 중요해질 것으로 전망된다. Chiplet 기술 구현의 핵심은 AP 이기에 차세대 HBM 은 하이브리드 본딩으로 이어질 것이다.

1-2. 주요특징 정리

- 스택형 아키텍처: HBM 은 여러 개의 메모리 다이를 수직으로 쌓고 실리콘 관통전극(TSV)으로 상호 연결하는 3D 적층 설계를 특징으로 한다. 이 설계는 반도체 패키지의 물리적 풋프린트를 줄여주므로 공간이 제한된 애플리케이션에 적합하다.

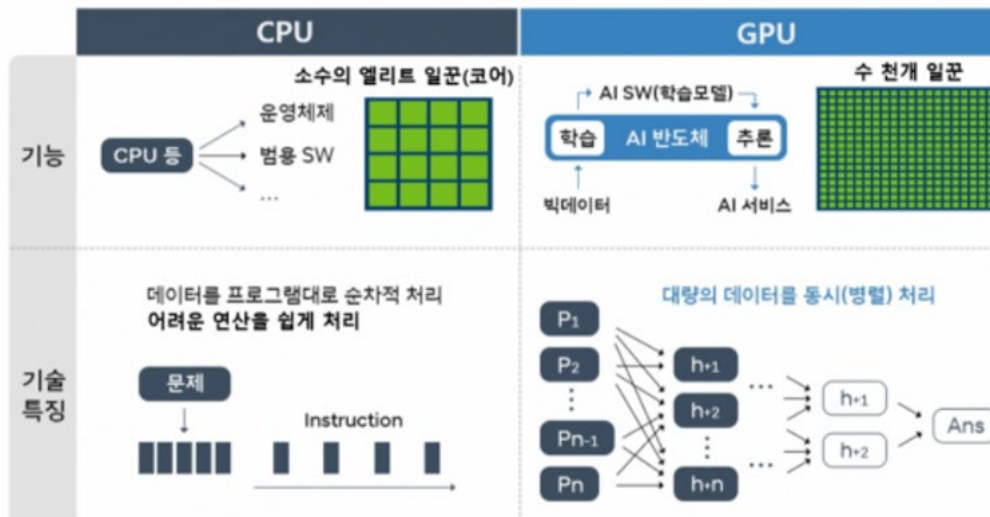
- 고대역폭: HBM은 탁월한 데이터 전송 속도로 잘 알려져 있다. 넓은 버스 인터페이스와 적층 다이 사이의 짧은 통신 경로는 높은 대역폭을 제공하여 더 빠른 데이터 액세스 및 전송 속도를 가능하게 한다.
- 낮은 전력 소비: 일부 기존 메모리 아키텍처에 비해 HBM은 종종 더 낮은 전력 수준에서 작동한다. 이는 모바일 장치나 그래픽 카드와 같이 에너지 효율성이 중요한 고려 사항인 애플리케이션에 필수적이다.
- 그래픽 및 고성능 컴퓨팅: HBM은 GPU 및 기타 고성능 컴퓨팅 애플리케이션에서 자주 사용된다. 높은 대역폭은 대용량 데이터 세트와 복잡한 계산을 처리하는 데 특히 유용하므로 그래픽 집약적인 작업, 인공지능(AI) 및 과학 컴퓨팅에 적합하다.
- 업계 플레이어: 삼성, SK하이닉스, 마이크론과 같은 메모리 제조업체를 비롯해 여러 반도체 회사가 HBM 산업에 참여하고 있다. NVIDIA 및 AMD와 같은 그래픽 카드 제조업체는 성능 향상을 위해 하이엔드 GPU에 HBM을 통합한다.

이외에 DRAM 대비 높은 가격, 높은 수익성, 웨이퍼 1 장은 HBM 80GB 15 개의 역할을 한다는 점, GPU 공급의 bottle neck 역할을 하며 GPU 대비 HBM 시장 규모가 크다는 특징이 있다. AI 반도체는 GPU와 HBM이 함께 작동하여 대규모 데이터를 빠르게 처리하고 결과를 출력할 수 있기에 GPU 시장과 HBM 시장은 그 기초를 함께 하는 경향이 있다.

1-3. 세부요소 비교

1-3-1. CPU와 GPU

그림 4) CPU와 GPU 비교



출처: 강해령의 하이엔드 테크

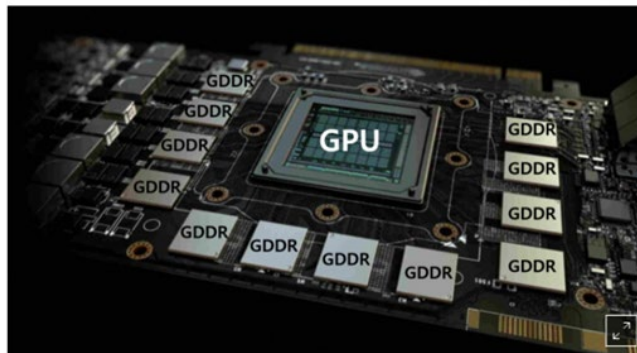
특히 AI 서버에 요구되는 고속 및 대용량 처리 기능, 딥 러닝 어플리케이션을 위한 고속 처리에 특화된 학습 및 추론용 GPU에 대한 수요가 기하급수적으로 늘고 있다. CPU는 아주 어려운 연산을 빨리 풀어내는 것에 특화된 반면, GPU는 화면에 띄울 수만 개 '픽셀(화소)' 색깔을 단번에 표현하는

역할을 한다. AI 학습을 위해서는 순서대로 처리하는 CPU 보다 동시에 여러 개의 병렬 데이터를 처리할 수 있는 GPU 가 적용되기 때문에 ChatGPT 에 대규모 데이터를 학습하기 위해 일반적으로 NVIDIA 의 A100 GPU 1 만개가 사용된다. 이렇듯 GPU 가 AI 시장에서 각광받는 이유는 1~4 개 일꾼(코어)들이 '순차' 연산하는 CPU 보다 수천 개 일꾼들이 일제히 움직이는 GPU 가 방대한 양의 '간단' 정보를 연산해야 하는 AI 시장에서 훨씬 효율적이기 때문이다. 그리고 Transformer 방식을 이용한 ChatGPT, 자율 주행과 같은 시장이 마이크로소프트, 구글, 바이두, 테슬라, 네이버 등의 투자 참여로 이어지면서 GPU와 동시에 AI 서버 성능을 비약적으로 끌어올릴 수 있는 HBM에 대한 수요가 점차적으로 늘어날 것으로 전망된다. 현재는 초거대 AI 모델 추론이 HBM의 성능에서 결정지어진다고 해도 과언이 아니다. 따라서 학습 속도 경쟁에서 빅테크 업체들이 살아남기 위해서는 최대한 H100을 많이 확보하고자 하고 있다.

1-3-2. GDDR과 HBM의 비교

GDDR3의 경우 1개 핀에서 최대 속도 2.4Gbps(1초당 2.4기가비트), 4는 3Gbps까지 구현할 수 있었지만 GDDR5는 핀 1개당 5Gbps의 최고 동작 속도를 구현할 수 있다. 하지만 그래픽 칩이 빠르게 성장함에 따라 정보 전달의 속도("대역폭") 또한 필수적으로 증가해야 한다.

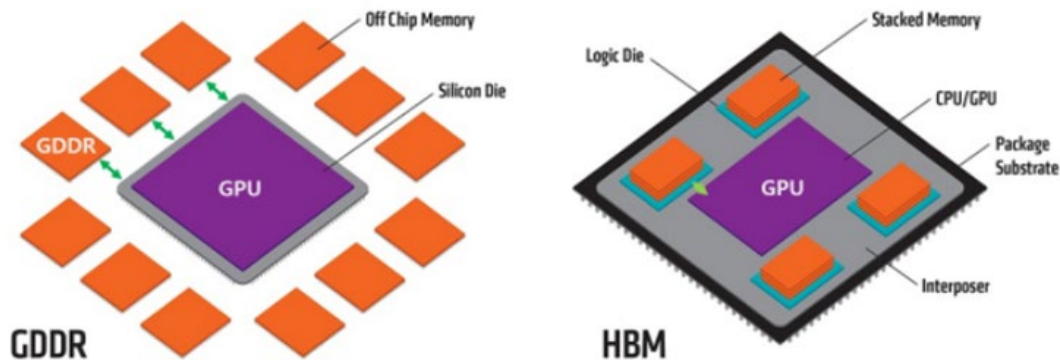
그림 5) 엔비디아 '볼타' GPU와 주변 장착 GDDR 메모리



출처 : 엔비디아

이런 점에서 GDDR D램은 아쉬운 점이 존재한다. 첫째, 우선 '핀'의 경우 정보가 오가는 통로를 담당하는데 GDDR 칩에 달려있는 핀의 개수는 32개로 D램의 정보 전달 속도와 상관없이 이동 통로 개수에 의해 병목현상이 발생한다. 또한, GPU와 GDDR 사이 거리이다. GPU와 GDDR 사이 거리가 D램 모듈보다는 가깝지만, GDDR D램 역시 남는 공간 GPU와 GDDR 사이 남는 거리가 발생한다. 마지막으로 용량 면에서, 업계 최신 GDDR6 한 개 칩 용량은 2GB이고 통상 GPU 주변에 12개의 GDDR6개가 놓인다고 가정할 때, 모든 칩을 다 끌어 모은 용량은 24GB이다. 한 눈에 봐도 AI 구현에는 부족한 용량으로 보인다.

그림 6) GDDR 과 HBM 비교



출처 : AMD 공식 홈페이지

HBM의 중요한 포인트가 '적층'이다. 이러한 적층 구조는 GPU 근처 DRAM 개수를 획기적으로 늘릴 수 있기 때문이다. 이번에 SK하이닉스는 세계 최초로 2GB 짜리 D램을 12개 수직으로 쌓아서 24GB 용량을 만들었는데 아 GPU 속 GDDR6 12개를 다 합쳐야 이번 SK하이닉스 신제품 HBM3 1개 용량과 맞먹으며 24GB HBM이 GPU 주변에 4개 탑재되니, 96GB 용량 D램이 GPU 바로 옆에 장착되는 혁신이 일어나는 셈이다.

그림 7) GDDR6 과 HBM3 비교

	GDDR6	HBM3
I/O(핀) 개수	384 개(1 개당 32 개)	4096 개(1 개당 1024 개)
용량	24GB(1 개당 2GB)	96GB(1 개당 24GB)
대역폭 (b=bit, B=byte, bit 와 bite 는 8 배 차이)	-핀(I/O) 당 전송속도: 16Gb/s -GDDR 한 개 당 대역폭 $=16\text{Gb/s} * 32 = 512\text{Gb/s}$ - 512Gb/s = 64GB/s -GDDR 12 개 대역폭 -Total: 768Gb/s	-핀(I/O) 당 전송속도: 6.4Gb/s -HBM 한 개 당 대역폭 $=6.4\text{Gb/s} * 1024 = 6553.6\text{Gb/s}$ -6553.6Gb/s = 819.2GB/s -HBM 4 개 대역폭 -Total: 3276.8Gb/s

출처 : 강해령의 하이엔드 테크

2. 밸류체인 및 수익구조, 공정과정

2-1. HBM 밸류체인

HBM 산업은 다양한 단계로 구성된 복잡한 가치 사슬을 포함하며, 각 단계는 HBM의 개발, 생산 및 최종 사용자 애플리케이션에 통합하는 데 기여한다.

1) 메모리 제조업체(DRAM 제조업체)

삼성전자, SK 하이닉스, 마이크론과 같은 기업은 HBM의 기초가 되는 동적 랜덤 액세스 메모리(DRAM) 부품을 생산하는 주요 업체이다. 이들은 첨단 반도체 제조 공정으로 메모리 다이를 제조한다.

2) 조립 및 패키징(메모리 모듈 제조업체)

AMD 및 NVIDIA와 같은 회사는 메모리 모듈 제조업체와 협력하거나 이 프로세스를 자체적으로 처리한다. 메모리 다이는 고급 패키징 기술을 사용하여 조립 및 적층되며, 그 다음 결과물인 HBM 스택을 실리콘 인터포저에 장착하여 고밀도 메모리 모듈을 만든다.

3) 테스트 및 품질 보증(테스트 회사)

HBM 모듈이 조립되면 각 메모리 다이와 전체 모듈이 품질 및 성능 표준을 충족하는지 확인하기 위해 엄격한 테스트를 거친다. 테스트 회사는 HBM 모듈의 기능, 속도, 신뢰성을 검증하는 전문 업체이다.

4) 장치 제조업체(그래픽 카드 및 칩 제조업체)

NVIDIA, AMD 및 기타 반도체 장치 제조업체 회사는 그래픽 카드, 가속기 또는 기타 고성능 컴퓨팅 장치에 HBM 모듈을 통합한다. 이들은 HBM이 제공하는 높은 대역폭과 짧은 지연 시간의 이점을 활용하도록 장치를 설계한다.

5) 주문자 상표 부착 생산업체(OEM 및 시스템 통합업체)

그래픽 카드 또는 서버와 같은 최종 장치를 전체 시스템에 통합한다. OEM은 반도체 장치 제조업체와 긴밀히 협력하여 HBM이 장착된 구성 요소를 자사 제품에 통합할 수 있다.

6) 최종 사용자(애플리케이션)

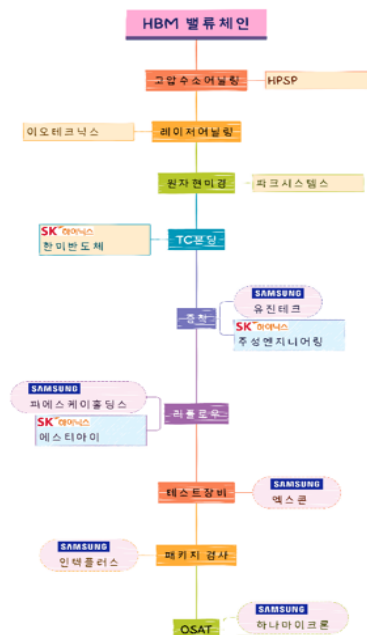
마지막 단계는 다양한 최종 사용자 애플리케이션에 HBM이 탑재된 시스템을 배포하는 것이다. 이러한 애플리케이션은 게임, 전문 그래픽, 데이터 센터, 인공지능, 과학 컴퓨팅 등 광범위한 분야에 걸쳐 있다.

가치 사슬은 역동적이며 반도체 기술의 지속적인 발전이 각 단계에 영향을 미친다. 따라서 HBM 기술을 최종 사용자 애플리케이션에 원활하게 통합하려면 호환성, 성능 및 신뢰성을 보장하기 위해 메모리 제조업체, 디바이스 제조업체, OEM 및 기타 이해관계자 간의 긴밀한 협력이 필요하다.

그림 1) HBM 밸류체인

HBM 밸류체인			
업종	기업	주력 제품	HBM Role
메모리	삼성전자	DRAM, NAND	HBM 제조
	SK하이닉스	DRAM, NAND	HBM 제조
	마이크론	DRAM, NAND	HBM 제조
IP	오른엠티테크놀로지	NPU, 온칩인터커넥트, PHY	HBM IP
장비	에스티아이	CCSS, 리플로우, FC-BGA 현상기	리플로우 장비
	ASMPT	CIS 장비, TCB, 다이싱	TC 본더
	Toray	탄소 복합 소재, IT 관련 장비	TC 본더
	신카와	본딩/물딩 장비, 리드프레임, 와이어	TC 본더
	ONTO	웨이퍼 검사 장비, 기판 리소그래피	TSV 검사장비
	오로스테크놀로지	노광 오버레이 장비	TSV 검사장비
	제우스	세정, PR Strip, 습식 식각 장비	세정장비
	도쿄일렉트론	식각, 세정, 증착, 테스트, 트리밍	세정장비
	Screen	웨이퍼 세정장비	세정장비
	케이씨텍	CMP 및 세정 장비, 슬러리	세정장비, CMP
	AMAT	에피택시, 이온 주입, 산화/질화, 증착	PECVD
	멜리서치	CVD, 습식세정, 식각 장비	건식 식각 장비
	KLA	웨이퍼, IC칩 검사장비	검사장비
	파크시스템스	AFM, 마스크 리테어	검사장비
	넥스틴	다크필드 패턴 검사장비	검사장비
	테스	PECVD, GPE	PECVD, GPE
	미코	세라믹 히터블록	HBM 히터
부품	피에스케이홀딩스	후공정 세정, 리플로우 장비	리플로우 장비
	한미반도체	쏘잉 장비, 패키징 장비	TSV/TC 본더
	피에스케이홀딩스	후공정 세정, 리플로우 장비	Descum, 리플로우 장비
	프로텍	디스펜서	디스펜서
	Disco	다이싱 장비, 그라인더, 다이 분리기	다이싱, 백그라인더
	이오테크닉스	마킹, 커빙 장비; LTP 장비	다이싱
	인택플러스	패키지 검사 장비	검사장비

자료: 언론 종합, 신한투자증권



출처 : 언론종합, 신한투자증권

2-2. HBM 수익구조

반도체 HBM 산업의 현금 흐름을 이해하려면 밸류체인의 여러 단계에 걸쳐 현금의 유입과 유출을 조사해야 한다.

1) 연구 개발(R&D)

- Cash-in: 메모리 제조업체와 반도체 소자 제조업체는 새로운 HBM 기술을 개발하고 기존 기술을 개선하기 위해 R&D 활동에 현금을 투자한다.
- Cash-out: 기업들은 연구, 혁신, 설계에 자금을 투자하여 고급 HBM 솔루션을 개발한다.

2) 반도체 제조

- Cash-in: 메모리 제조업체는 반도체 장치 제조업체에 HBM 메모리 다이를 판매하여 수익을 얻는다.
- Cash-out: 원자재, 인건비, 생산 시설 비용 등 메모리 다이의 생산 및 제조에서 지출이 발생한다.

3) 조립 및 포장

- Cash-in: 메모리 모듈 제조업체는 조립 및 패키징된 HBM 모듈을 반도체 소자 제조업체에 판매하여 수익을 창출한다.
- Cash-out: 인건비, 재료비, 장비비 등 조립, 패키징, 테스트 공정에 현금이 지출된다.

4) 디바이스 제조

- Cash-in: 반도체 장치 제조업체는 OEM 및 기타 고객에게 HBM 이 탑재된 장치를 판매하여 수익을 얻는다.
- Cash-out: 현금은 마케팅 및 유통 비용을 포함하여 HBM 을 통합한 디바이스의 설계, 제조 및 테스트에 사용된다.

5) OEM 및 시스템 통합

- Cash-in: OEM 은 최종 사용자에게 HBM 이 포함된 디바이스를 통합한 전체 시스템을 판매하여 수익을 창출한다.
- Cash-out: 조립, 품질 보증 및 배포 비용을 포함하여 HBM 이 탑재된 디바이스를 최종 사용자 시스템에 통합하는 데에서 지출이 발생한다.

6) 최종 사용자

- Cash-in: 데이터 센터, 기업 또는 개인 소비자와 같은 최종 사용자가 HBM 의 기능을 활용하는 시스템이나 서비스에 대한 비용을 지불한다

Cash-out: 최종 사용자는 현금을 지출하여 HBM 을 활용하는 제품이나 서비스를 구입함으로써 업계의 전체 수익에 기여한다.

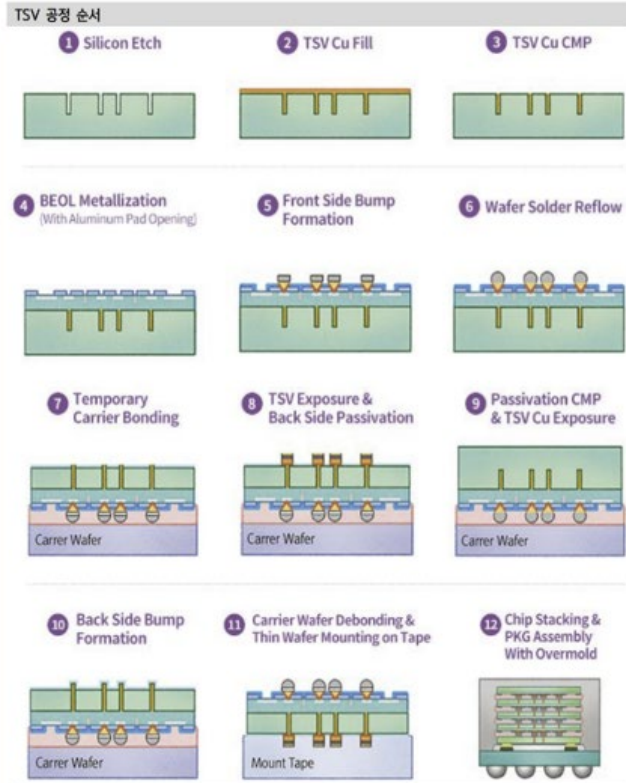
현금 흐름 프로세스 전반에 걸쳐 자본 지출, 부채 조달 및 운전자본 관리에 대한 고려 사항이 있다. HBM 산업에 속한 기업은 지속적인 운영 자금, 연구 개발 투자, 반도체 시장의 주기적 특성에 대응하기 위해 현금 흐름을 신중하게 관리해야 하며 시장수요, 기술발전, 경쟁 등의 요인들이 업계의 현금흐름에 영향을 미친다.

2-3. HBM 공정과정

그림 2) HBM 공정 순서

HBM 공정 순서

- 1) Silicon Etch: 실리콘을 식각하여 깊은 트렌치(trench, 구멍)를 형성하는 공정
- 2) TSV Cu Fill: 트렌치에 전도성 재료인 구리(Cu)를 채우는 공정
- 3) TSV Cu CMP: 웨이퍼 윗면에 있는 Cu를 제거하는 공정
- 4) BEOL Metallization: 외부와의 전기적인 연결을 위해 회로 패턴에 따라 금속선을 이어주고 알루미늄 패드를 형성하는 공정
- 5) Front Side Bump Formation: 웨이퍼 앞면에 범프를 형성하는 공정
- 6) Wafer Solder Reflow: 열을 이용하여 솔더 범프 구형으로 만드는 공정
- 7) Temporary Carrier Bonding: TSV 패키지를 위해서 웨이퍼에 캐리어를 붙여주는 공정
- 8) TSV Exposure & Bake Side Passivation: 외부와 차단된 TSV를 노출시키고 절연층을 형성시키는 공정
- 9) Passivation CMP & TSV Cu Exposure: 절연층을 평탄화하고 외부와 차단된 TSV Cu Via를 노출시키는 공정
- 10) Back Side Bump Formation: 웨이퍼의 후면에 범프를 형성하는 공정
- 11) Carrier Wafer Debonding & Thin Wafer Mounting Type: 웨이퍼 뒷면에 붙었던 캐리어를 제거하고 뒷면을 그라인딩하여 얇게 만든 웨이퍼를 Mount Tape에 고정시키는 공정
- 12) Chip Stacking & PKG Assembly with Overmold: TSV 형성된 칩 앞면과 뒷면에 각각 형성된 범프들을 본딩하여 적층시키는 공정
 - MR(Mass Reflow)
 - TCB(Thermal Compression Bonding)
 - LAB(Laser Assist Bonding)
 - MR-MUF(Mass Reflow Molded Underfill)



출처 : SK 하이닉스, 신한투자증권

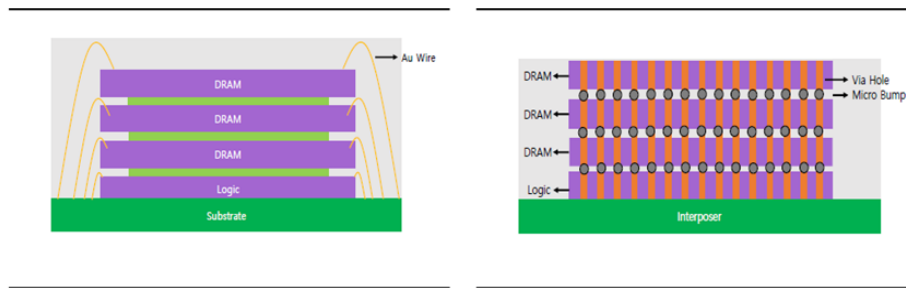
HBM 을 만드는 공정 중 CMOS(트랜지스터)를 형성하는 전공정은 일반 DRAM 공정과 크게 다르지 않다. 반면, 일반 DRAM 과 상이한 후공정은 **대표적으로 TSV 공정과 적층 공정이 있다.**

HBM 공정은 **CMOS 형성 -TSV(Through Silicon Via) 형성 - Front Side Micro Bump 형성 -Backside Micro Bump 형성 -Stacking(적층)** 과정으로 이루어진다.

• TSV(Through Silicon Via)

TSV 는 칩의 한가운데를 뚫어(Through Silicon, 반도체 칩은 실리콘으로 만들어진다) 그 안을 전도성 재료로 채운 통로(Via)다. 칩간 전기적 소통 혹은 칩과 기판간 전기적 소통에서는 전류가 출입할 수 있는 I/O 핀의 개수가 많아지거나, 전기신호 전달의 속도가 빨라질 때(I/O speed) 칩의 성능이 향상된다. 그 중 Micro Bump 는 와이어 본딩 대비 I/O 의 개수를 늘려주는 방법이고 이번 공정에서 다룰 TSV 는 전기신호 전달의 속도를 빠르게 만들어주는 방법이다.

그림 3) 와이어본딩 적층, TSV 적층



자료 : SK 하이닉스, 현대차증권

좌측 이미지를 통해 단층 DRAM 을 적층한 후 와이어로 Substrate(패키지 기판)와 연결해준 것을 볼 수 있다. 이렇게 와이어를 통해서 연결해주었을 때는 두가지 단점이 생기는데 ① 와이어를 칩의 가장자리에만 형성 가능 ② Substrate 를 통하지 않으면 칩간 전기적 소통이 불가하다는 것이다. 와이어 본딩을 했을 때는 칩의 중앙부에는 와이어를 형성해 줄 수 없다. 이로 인해 전류가 드나들 수 있는 I/O 의 개수에 제약이 생긴다. 이에 더해 예를 들어 가장 위의 DRAM 칩과 그 바로 아래의 DRAM 칩이 소통해야 한다면 와이어 본딩에서는 가장 위 DRAM 칩에 부착된 와이어를 따라 전류가 Substrate 로 내려왔다가 그 아래 칩에 연결된 와이어를 타고 올라가야 한다. 즉, 전기신호 전달의 속도가 빨라지기 위해서는 전기신호 전달의 경로가 짧아져야 하는데 이는 매우 비효율적이라고 할 수 있다.

반면 우측 이미지를 통해 마이크로 범프와 **TSV 로 적층된 HBM 을 볼 수 있는데 한눈에도 두가지 단점이 극복된 것을 볼 수 있다.** ① 마이크로 범프는 공간의 제약 없이 칩의 전면(全面)에 형성될 수 있으며, ② TSV 를 통해 Substrate 를 거치지 않고 칩과 칩간 직접 소통이 가능해졌다.

구체적인 과정은 아래와 같다.

1) Silicon Etch: 실리콘을 식각하여 깊은 트렌치(trench, 구멍)를 형성하는 공정

FEOL 공정 이후 웨이퍼를 식각하여 트렌치를 만드는 공정이다. 식각 공정에 사용되는 PR(감광액, Photoresist)만으로 하부층을 식각하기 어렵다. 트렌치의 깊이가 깊기 때문에 높은 선택비가 생산성 향상에 기여하기 때문이다. 이에 TSV 는 트렌치를 형성할 때 HM(하드마스크, Hardmask)을 활용하여 식각을 진행한다.

2) TSV Cu Fill: 트렌치에 전도성 재료인 구리(Cu)를 채우는 공정

트렌치에 전도성이 있는 Cu(구리)를 채우는 공정이다. Cu 는 실리콘(웨이퍼)에 치명적인 오염을 야기할 수 있는 물질이다. 이를 방지하기 위해 Cu 를 채우기에 앞서 실리콘과 Cu 사이에 절연층(Oxide, Nitride 등) 및 박막층(Seed, Barrier)을 증착한다. 박막 형성된 트렌치에 TSV Cu Fill(Cu 충전 공정)을 진행한다. 트렌치의 깊이가 깊기 때문에 Via(비아) 내부에 보이드 없이 채우는게 핵심이다.

3) TSV Cu CMP: 웨이퍼 윗면에 있는 Cu 를 제거하는 공정

웨이퍼 윗면을 평탄화하고 불필요한 물질을 제거하는 공정이다. TSV Cu Fill 공정으로 절연층·박막층과 Cu 가 웨이퍼 윗면에 위치한다. 이 증착된 물질을 제거하여 트렌치에만 Cu 가 채워지도록 하는 공정이다.

4) BEOL Metallization: 외부와의 전기적인 연결을 위해 회로 패턴에 따라 금속선을 이어주고 알루미늄 패드를 형성하는 공정

BEOL(후속 배선 공정)은 외부와의 전기적인 연결을 위해 포토, 식각, 증착 등의 공정을 통해 소자와 전원, 소자와 소자를 연결해주는 공정이다. 외부 전원을 받지 못하고 서로 연결되지 않는 소자는 아무런 역할을 할 수 없기 때문이다.

5) Front Side Bump Formation: 웨이퍼 앞면에 범프를 형성하는 공정

HBM 은 여러 개의 메모리 칩을 수직으로 적층한 칩 적층 패키지 형태다. 수직 적층된 칩을 전기적으로 연결하기 위해 칩의 한 면이 아닌 양면에 범프를 형성시켜야 한다. 이후 리플로우 공정을 할 때 범프가 볼 형태를 유지하는데 도움을 주는 절연층을 형성한 이후 기둥을 세우고 범프를 형성하는 공정을 진행한다.

6) Wafer Solder Reflow: 열을 이용하여 솔더 범프 구형으로 만드는 공정

리플로우 공정을 통해 범프를 볼 형태로 만들어 준다. 1) 범프 간 높이 차이를 최소화, 2) 범프 표면의 거친 정도를 최소화, 3) 산화물 제거가 진행된 볼 형태의 범프는 적층 과정에서 접합성을 높이는데 유리하다.

7) Temporary Carrier Bonding: TSV 패키지를 위해서 웨이퍼에 캐리어를 붙여주는 공정

전공정을 거친 웨이퍼는 후면을 얇게 갈아내는 백그라인딩 공정이 요구된다. 그 이유는 1) 전공정을 거치며 생긴 오염된 부분을 제거하고, 2) 웨이퍼의 두께를 줄이고, 3) 전력 소모를 낮추고, 4) 열을 후면으로 빠르게 내보낼 수 있기 때문이다. 백그라인딩 공정을 진행할 때 웨이퍼를 얇게 갈아내는 힘에 의해 웨이퍼가 깨지는 현상이 발생한다. 이를 방지하기 위해 일반적인 후공정에서는 웨이퍼 앞면에 테이프를 붙여 웨이퍼를 보호한다. 하지만 웨이퍼 뒷면에 범프를 형성해야 하는 TSV 공정에서는 테이프가 아닌 캐리어 웨이퍼를 부착하여 웨이퍼를 보호해준다.

8) TSV Expoure & Bake Side Passivation: 외부와 차단된 TSV 를 노출시키고 절연층을 형성시키는 공정

백그라인딩이 진행된 웨이퍼 후면의 두께는 얇아졌지만 여전히 TSV 는 웨이퍼 내부에 숨겨져 있다. 전기적 연결 통로인 TSV 를 통해서 칩들을 연결해야 하기 때 문에 식각 공정을 통해 숨겨져있는 TSV 를 노출시켜주는 공정이 요구된다. 이후 노출된 TSV 를 보호하기 위해 보호막을 코팅하는 Passivation 공정을 진행한다.

9) Passivation CMP & TSV Cu Exposure: 절연층을 평탄화하고 외부와 차단된 TSV Cu Via 를 노출시키는 공정

TSV 를 보호하기 위한 절연층이 증착된 상태로 TSV 는 절연층 내부에 숨겨져 있다. 절연층을 평탄화하여 절연층이 코팅된 TSV 를 노출시키는 공정이다.

10) Back Side Bump Formation: 웨이퍼의 후면에 범프를 형성하는 공정

기존에는 앞면에만 범프를 형성했다. 하지만 칩을 수직 적층하기 위해서는 전기 적 연결 통로인 범프를 양면에 형성해야 한다. 앞선 공정에서 칩 앞면에 범프를 형성했기 때문에 이번 공정에서는 칩의 후면에 범프를 형성해준다.

11) Carrier Wafer Debonding & Thin Wafer Mounting Type: 웨이퍼 뒷면에 붙였던 캐리어를 제거하고 뒷면을 그라인딩하여 얇게 만든 웨이퍼를 Mount Tape 에 고정시키는 공정

백그라인딩 공정(웨이퍼 후면을 얇게 갈아내는 공정)에서 웨이퍼를 보호하기 위 해 부착했던 캐리어 웨이퍼를 제거한다. 캐리어 웨이퍼를 부착할 때 사용했던 가 접착용 접착제의 잔여물이 남아있지 않도록 세정 공정을 진행한다. 이후 다이싱 공정을 위해 그라인딩된 얇은 웨이퍼 뒷면에 마운팅 테이프를 붙여준다. 웨이퍼를 개별 칩 단위로 절단할 때 웨이퍼가 휘는 현상을 방지하기 위해서다.

12) Chip Stacking & PKG Assembly with Overmold: TSV 형성된 칩 앞면과 뒷면에 각각 형성된 범프들을 본딩하여 적층시키는 공정

앞선 공정에서 만들어진 칩을 칩 또는 인터포저/기판에 적층하는 공정이다. 적층 된 제품들끼리 전기적 연결을 위해 본딩이라는 공정을 진행한다. 현재 적층 과정에서 활용되고 있는 본딩 기술은 크게 4 가지로 요약할 수 있다

• NCF vs. MR-MUF

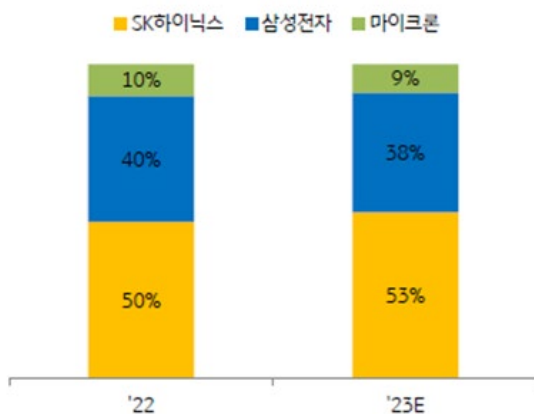
HBM 생산 과정에서 SK 하이닉스와 삼성전자의 가장 큰 차이는 여러 장의 DRAM 을 합착하는 방식이다. SK 하이닉스가 MR(납땜, 매스 리플로우) 기술을 응용한 MR-MUF 방식을 채택한 반면, 삼성전자는 TC(열 압착) 본딩 기술을 쓰고 있다. 현재 SK 하이닉스가 생산하는 HBM 용 MR-MUF 소재는 100% 일본 나믹스가 공급한다. MR-MUF 는 칩과 칩을 열로 본딩한 다음, 칩 사이 빈 공간에 '언더필'이라는 소재를 채우는데 핵심이다. 언더필은 납땜으로 아슬아슬하게 붙어있는 DRAM 을 완전하게 결합하고, 외부 충격으로부터 칩을 보호한다. 구리 이외 부분으로 전류가 흐르는 것을 막는 절연체 역할도 한다. 언더필 소재는 수마이크로미터에 불과한 DRAM 사이 공간을 빈틈없이 메워야 하는데, 점도 높은 소재 특성상 칩 정중앙 부분까지 채우는 것은 난이도가 높다. 이를 위해 가압 장비를 쓰는 등의 방법을 동원하고 있다. 삼성전자가 현재 HBM 합착 공정에 쓰고 있는 TC 본딩은 언더필을 대체하는 소재로 NCF 를 쓴다. NCF 는 열을 가하면 라미네이트한 C2 범프가 녹으면서 아래 위 DRAM 을 합착하고, 충격으로부터 칩을 보호한다. 리플로우 장비가 여러 칩의 본딩을 한 번에 수행할 수 있는 MR-MUF 와 달리, NCF 기반의 TC 본딩은 TC 본더가 한번에 한 개의 칩을 눌러서 본딩을 하며, 각 칩이 언더필 필름이 Gel 화되어 솔더가 녹고, 응고하며 필름이 경화되기까지 약 10 초가 소요된다. 특히 쓰루풋에서 문제가 많이 발생해서 도레이는 새로운 collective 결합 방식을 제안했는데, 기존 TCB 방식으로 4 개의 칩을 쌓는데 40 초가 소요된 반면, 도레이의 TCB-NCF 방법을 사용하면 14 초가 채 걸리지 않는다. 하지만 수율이 MR-MUF 대비 떨어지며, NCF 필름을 밀어내기 때문에 필름의 두께가 변화하는 문제가 발생한다.

3. 산업현황

시장조사업체 트렌드포스(TrendForce)에 따르면, 2022 년 HBM 시장 점유율은 SK 하이닉스가 50%, 삼성전자가 40%를 점유하고 있으며, 나머지 10%는 미국의 메모리 반도체 생산 기업인 마이크론(Micron Technology Inc.)이 차지했다. 2023 년 HBM 시장 점유율은 HBM3/3E 를 바탕으로 SK 하이닉스가 53%, 삼성전자가 38%, 마이크론이 9%를 차지할 것으로 전망된다. 업계와 전문가들

사이에선 실제 SK 하이닉스의 점유율이 삼성전자보다 크게 앞서 있으며, 삼성전자가 SK 하이닉스를 뛰어넘기 힘들 것이라는 분석이 지배적이나, 내년 하반기 정도에는 삼성전자가 SK 하이닉스를 넘어설 것이라는 관측도 나오고 있는 만큼 앞으로 본격적인 경쟁이 펼쳐질 것으로 보인다. SK 하이닉스는 지난 2013 년 세계 최초로 HBM 을 개발한 뒤, 뛰어난 개발 역량과 생산 능력을 바탕으로 사실상 독점적 지위를 구축했으며, 삼성전자는 후발주자로서 상대적으로 늦게 HBM 개발에 뛰어 따라잡기 위해 노력 중이다. 마이크론 역시 원래 독자 3D 패키지 DRAM 규격을 개발해오다 2018 년에 HBM 으로 방향을 선회했으며, HBM3 를 포기하고 HBM2E 에서 HBM3E 로 직접 전환한 상황이다. 현재 메모리 3 사 모두 HBM3/3E 에 집중하고 있으며, NVIDIA 와 AMD 등이 만든 주요 AI GPU 제품에는 HBM2(2 세대), HBM2E(3 세대), HBM3(4 세대)이 활용되고 있다.

그림 1) HBM 시장 점유율



자료: TrendForce, KB 경영연구소

그림 2) 주요 메모리 업체들의 HBM 로드맵



자료: TrendForce, 현대차증권

그림 3) 주요 AI GPU 제품별 HBM 탑재 현황

업체명	AI 칩 종류	제품명	탑재 메모리	탑재 용량(GB)
NVIDIA	GPU	B100 (1H24 예정)	HBM3e	192
		H100	HBM3	80
		A100	HBM2e	80
		A30	HBM2e	24
AMD	GPU	M1300X (1H24 예정)	HBM3e	192
		M1300	HBM3	128
		M1200	HBM2e	128
Xilinx	FPGA	Versal	HBM2	32
Intel	GPU	Max	HBM2e	128
	FPGA	Altera Stratix	HBM2	16
Google	ASIC	TPU v3	HBM2	32

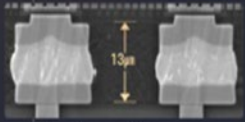
자료: DS 투자증권 리서치센터 / 주: NVIDIA B100 은 예상 스펙

3-1. SK 하이닉스

주요 제품인 HBM3 시장에서는 SK 하이닉스가 주도권을 확실하게 잡았으며, HBM3 의 공급량만 보았을 때 SK 하이닉스의 시장 점유율은 95%에 이른다. SK 하이닉스는 2019 년 HBM2 의 확장 버전인 HBM2E 를 선보인 뒤 2021 년 10 월 세계 최초로 HBM3 를 개발했다. HBM3 는 1,024 개의 데이터 전송

통로(I/O)를 탑재했으며, 핀(Pin)당 6.4Gbps 의 데이터 전송률을 확보하여 초당 최대 819GB(FHD 영화 163 편 1 초에 전송)의 데이터 처리가 가능하다. 초당 460GB 의 데이터를 처리할 수 있었던 이전 HBM2E 와 비교했을 때 약 78% 향상되었다. DRAM 칩 8 층, 16GB 용량에서 기존 대비 40% 얇은 DRAM 단품 칩 12 개를 수직으로 쌓아 16GB 제품과 같은 높이로 최대 24GB 용량을 확보한 12 단 적층 HBM3 도 개발했으며, 어드밴스드(Advanced) MR-MUF 와 TSV(Through Silicon Via) 기술을 적용하여 공정 효율성과 성능 안정성을 강화했다. 이어서 2024 년 양산 예정인 HBM3 의 확장 버전인 HBM3E 는 초당 최대 1.15TB 이상의 데이터를 처리하며, 최신 어드밴스드 MR-MUF 기술을 적용하여 열 방출 성능을 기존 대비 10% 수준 향상시켰다. 또한, HBM3 에 맞춘 시스템에서 설계나 구조 변경 없이 적용할 수 있는 하위 호환성을 갖췄다. SK 하이닉스의 HBM3E 는 11/13 일(현지시간) NVIDIA 가 새로 공개한 H200 에 탑재될 것으로 예상된다. 아직 HBM3E 를 사용할 수 있는 GPU 는 NVIDIA 의 B100 과 차세대 AI 슈퍼 칩인 GH200 에 불과하다. 6 세대 HBM4 는 I/O 개수가 이전 세대의 2 배인 2,048 개로 늘고 초당 최대 2.3TB 의 데이터 처리가 가능할 전망이다. SK 하이닉스는 2026 년 양산을 목표로 하이브리드 본딩과 MR-MUF 투트랙 방식으로 HBM4 개발에 나설 예정이다.

그림 4) SK 하이닉스 HBM 로드맵

	HBM2	HBM2E	HBM3	HBM3 (12Hi) / HBM3E	HBM4
Stacking Tech.	TC-NCF	MR-MUF	Advanced MR-MUF	Advanced MR-MUF	TBD
Remark	 Thermo-compression w/High Stress NCF ✓ World 1st TSV chip stack	 Low Stress Air ✓ Low bond force & Robust joints: Higher Bump portion (thermal dissipation ↑)	 Low Force & thermal Air ✓ More Enhanced thermal dissipation Lower gap height & thermal resistance ↓	 Advanced MR-MUF Hybrid Bonding	
Achievable Stack Height	4Hi / 8Hi	4Hi / 8Hi	8Hi / 12Hi	8Hi / 12Hi	12Hi / 16Hi
Thermal R (Relative)	○ (1.0)	○ (0.65)	○ (0.55)	○ (0.5)	○ (0.4 ~ 0.5)

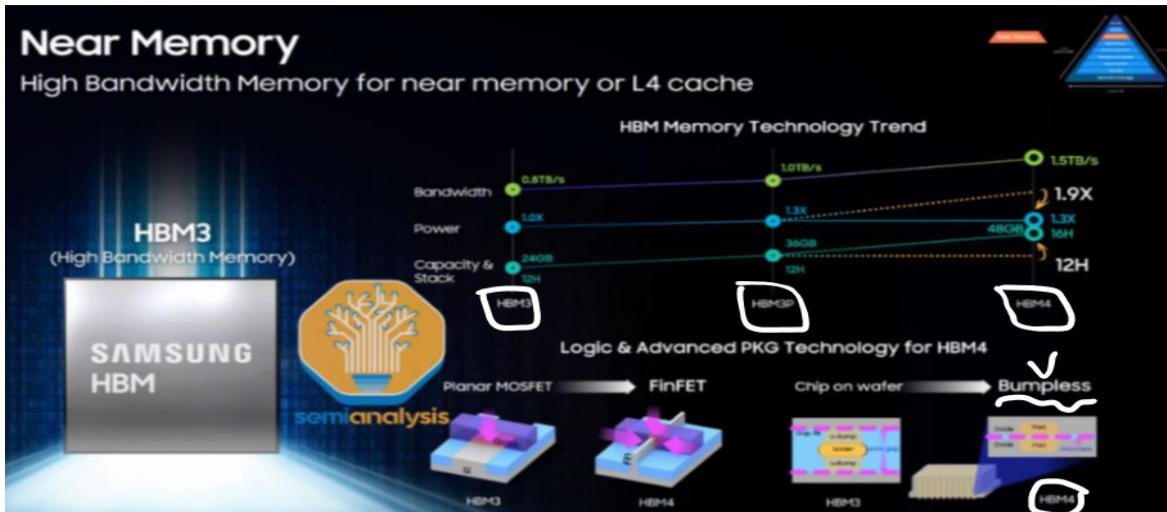
자료: SK 하이닉스, KB 증권

3-2. 삼성전자

삼성전자는 TC-NCF 방식을 바탕으로 지난 3분기 HBM3 'Icebolt' 8단/12단 양산을 시작하여 고객사와 판매 비중을 점차 확대하고 있다. 이전부터 아직 시장 장악력이 크지 않은 AMD 와 협력 관계를 맺었으나, 4 분기부터 AMD 의 MI-300 뿐만 아니라 NVIDIA 에도 공급할 것으로 알려졌다. HBM3 제품 비중이 점차 증가하여 내년 상반기 내 HBM 판매 물량 중 과반 이상 넘어설 것으로 예상되며, HBM3E 경우에는 24GB 8 단 샘플 공급을 시작했다. 추가로 지난 2021 년 삼성전자는 세계 최초로 AI 엔진을 탑재한 인공지능 HBM-PIM(Processing-In-Memory)을 발표했다. PIM 이란 메모리 코어에 PCU(Programmable Computing Unit)를 추가하여 프로세서가 수행하는 데이터 연산 기능을 메모리 내부에 구현한 차세대 AI 전용 반도체 솔루션으로, 프로세서와 메모리 간 데이터 이동 폭은 늘리고,

이동 거리가 줄어들어 AI 가속기 시스템의 성능과 에너지 효율을 높일 수 있다. 실제로 AMD의 GPU 가속기 카드(MI-100)에 HBM-PIM 메모리를 탑재하여 기존 GPU 가속기 대비 평균 성능은 약 2배 증가, 에너지 소모는 약 50%가 감소했다는 결과를 입증했다. 삼성전자는 2025년부터 양산할 HBM4에 버퍼리스(Bufferless) 기술을 적용할 예정이다. 하이브리드 본딩 기술이 적용될 버퍼리스 HBM의 경우 기존 대비 전력 효율성이 40% 개선되고 지연속도를 10% 낮출 수 있을 것으로 예상된다.

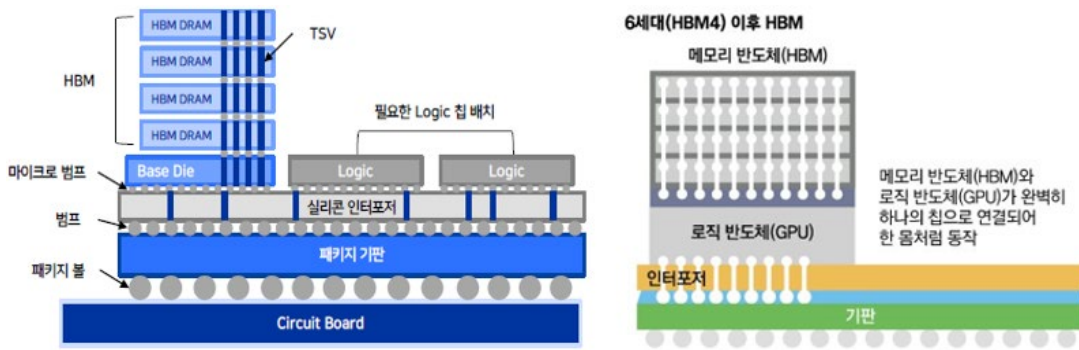
그림 5) 삼성전자 HBM 로드맵



자료: 삼성전자, 현대차증권

현재 흐름을 보면 삼성전자는 HBM은 SK하이닉스에, 파운드리에서는 TSMC에 밀리고 있다. TSMC는 어드밴스드 패키징(Advanced Packaging) 영역에서 2.5D 패키징 기술인 CoWoS(Chip on Wafer on Substrate) 기반으로 사실상 독과점하고 있다. 그럼에도 쏟아지는 수주를 TSMC 홀로 감당하기 어렵기 때문에 삼성전자도 낙수효과를 누릴 수 있을 것으로 보인다. 현재까지 실리콘 인터포저 위 HBM 같은 여러 개의 반도체 칩 다이를 수평으로 붙이는 2.5D 패키징이 첨단 기술로 활용되고 있다. 또한, 인터포저의 도움을 받지 않고 로직 블록 위에 각 칩 다이를 수직으로 쌓아 올린 뒤 이를 TSV로 직접 연결하는 3D 패키징 수요도 점점 증가할 것으로 예상된다. 3D 패키징은 수평보다 수직으로 쌓아 올렸기 때문에 데이터 처리 속도 향상과 공간의 효율성을 만들 수 있다는 장점이 있다. TSMC는 'SoIC'라는 3D 패키징 기술을 도입하여 NVIDIA, 애플 등 칩 생산에 제공하고 있으며, 삼성전자는 기존 2.5D 패키징 기술인 'I-Cube'와 더불어 내년부터 'SAINT(Samsung Advanced Interconnection Technology)'라는 3D 패키징 기술을 본격적으로 선보일 예정이다. 만약 NVIDIA, AMD 등 GPU를 설계하는 팹리스 회사들이 삼성전자의 HBM을 사용하게 된다면, 삼성전자 파운드리에서 만든 로직 칩과 HBM을 바로 패키징한 뒤 AI GPU로 생산이 가능해지기 때문에 퀄리티, 효율성, 비용 측면에서 강점을 내세울 수 있을 것으로 보인다.

그림 6) TSMC의 CoWoS 2.5D 패키징(좌)과 3D 패키징(우)

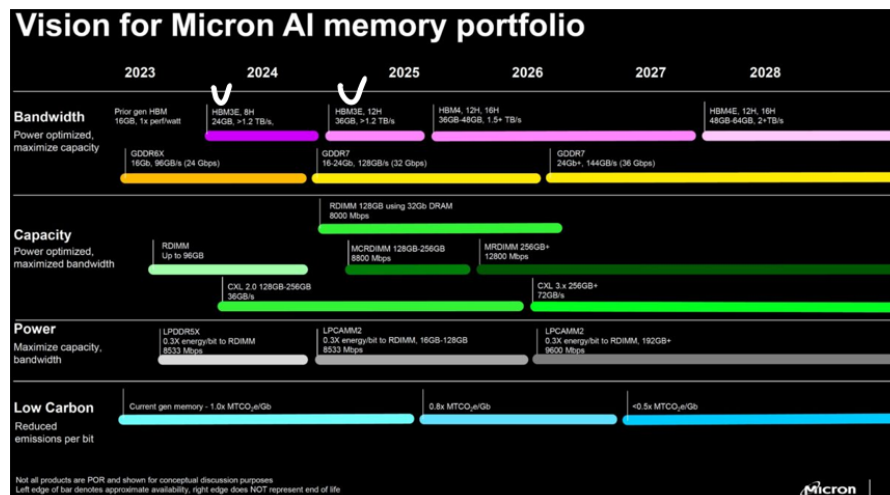


자료: SemiAnalysis, 이베스트투자증권 리서치센터, The JoongAng

3-3. 마이크론(Micron Technology Inc.)

앞서 언급했듯이 마이크론은 HBM2E(3 세대)에서 HBM3E(5 세대)로 직접 전환했으며, 국내 기업과 달리 HBM 시장에 늦게 진입했다. HBM 개발 이전 독자 3D 패키지 DRAM 규격인 HMC(High Memory Cube) 기술에 집중했으나, 기술적으로 구현이 어렵고, 파워 측면에서 불리한 단점이 있어 고객사들의 HMC 채택률이 낮아 HBM 으로 돌아섰다. 지난 7 월 마이크론은 TSMC 를 비롯한 주요 고객사들에 1 β 프로세스로 구현한 5 세대(HBM3E)급 제품인 'HBM3 Gen 2' 메모리의 샘플 검증을 시작했다고 밝혔다. 이전 세대보다 대역폭을 50% 향상하여 업계 최초로 초당 1.2TB 이상의 데이터를 전송할 수 있으며, 경쟁 제품 대비 TSV 를 2 배로 늘려 이전 세대와 비교했을 때 와트당 2.5 배 정도 전력 효율성이 개선되었다. 또한, GPT 3.5 모델의 학습 시간을 기존 대비 31% 단축시켰으며, 초당 9.2Gb 이상의 데이터 전송률은 하반기 출시를 예고한 SK 하이닉스의 HBM3E 의 8Gb 를 웃도는 수준이다. 마이크론은 2024 년 1 분기에 12 단 36GB 모델 샘플링을 시작한다는 계획을 시작으로 HBM Next DRAM 솔루션을 제시했다.

그림 7)마이크론 HBM 로드맵



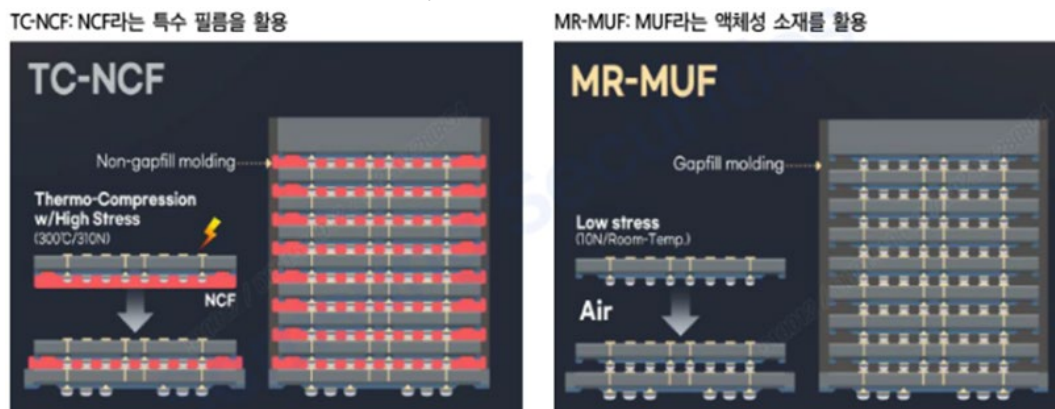
자료: Micron, videocardz.com

3-4. 본딩(Bonding)

HBM 을 대표하는 국내 반도체 기업의 강점은 본딩(Bonding) 분야에서 나타난다. 본딩은 공정을 완료한 웨이퍼를 칩으로 분할해 패키지에 조립하는 기술로 후공정에 속한다. SK 하이닉스는 HBM2E(3 세대)부터 MR-MUF(Mass Reflow-Moled UnderFill) 방식을, 삼성전자는 TC-NCF(Thermal Compression Non Conductive Film) 방식을 사용하고 있다. 두 방식의 차이점은 DRAM 을 쌓아 올리는 과정에서 발생하는 것이다. 먼저 MR-MUF 방식은 다수의 칩을 접착할 때 한 번에 포장하는 기술이다. MR 에서는 수직 적층된 칩과 회로를 연결하고, 각 칩의 통로 아래에는 가교 역할을 하는 마이크로 범프들을 부착한다. 이때 대량(Mass)의 범프를 한 번에 녹이고, 범프의 납 소재가 녹으면서 이어지는 것을 리플로우(Reflow)라고 한다. MUF 는 1) 칩을 보호하기 위해 칩 사이를 보호재로 채우거나, 2) 칩 주변 등 외부에 보호재를 씌우는 공정 기술이다. 전자는 언더필(UnderFill), 후자는 몰딩(Molding)이라고 부른다. 이 과정을 동시에 진행하며, 구리 이외 부분으로 전류가 흐르는 것을 막는 절연체 역할도 한다. MR-MUF 의 단점은 리플로우가 고열로 진행되다 보니 칩이 휘어지는 Warpage 현상이 발생한다는 점인데, SK 하이닉스는 이를 방지하고자 임시 접합 등 칩 제어 기술을 도입했으며, 신규 에폭시 밀봉재를 추가 적용하여 열 방출을 개선하는 Advanced MR-MUF 기술로 혁신을 이루었다.

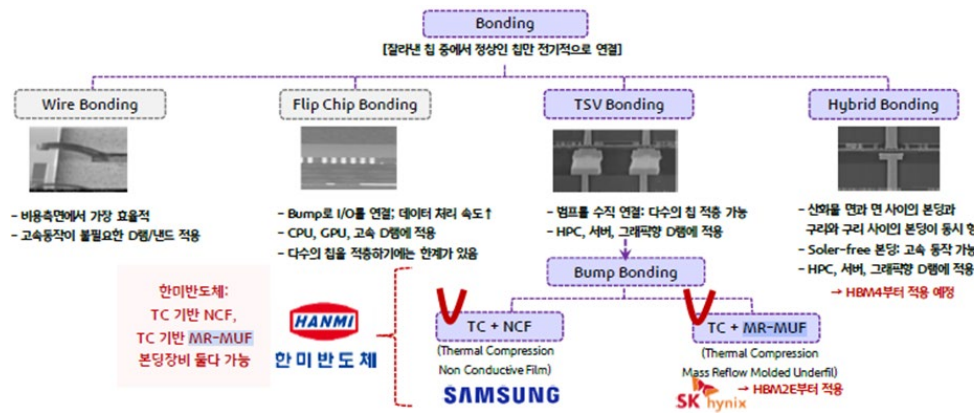
삼성전자의 TC-NCF 방식을 MR 과 MUF 처럼 나누어 보면, TC 는 열과 압력을 이용한 본딩 방법이며, NCF 는 언더필 공정에 사용되는 소재이다. 다이에 열과 압력을 가하기 전 다이 사이에 햄버거 패티처럼 특수 절연 필름을 넣고 일정 온도가 넘어가면 필름이 녹아 범프와 범프 사이 연결을 유도한다. 이어서 칩과 칩 사이를 부착해 주는 언더필 공정이 진행되며, 필름은 에폭시와 아크릴 소재로 제작된다. 한 번에 본딩이 이루어지는 MR-MUF 와 달리, TC-NCF 본딩은 TC 본더가 한 번에 한 개의 칩을 눌러서 본딩하며, 각 칩 사이의 언더필 필름이 경화되기까지 약 10 초가 소요된다. 삼성전자는 HBM3 를 생산하는 과정에서 아직 TC-NCF 방식을 유지하고 있으며, 최근 본딩에 사용되는 필름의 종류와 두께를 변화하여 수율 개선을 이뤄내었다. 한미반도체는 SK 하이닉스와 HBM 용 TC 본더를 공동 개발해 HBM(1 세대)부터 HBM3E(5 세대)까지 전부 장비 납품에 성공했으며, TC 기반 NCF 와 MR-MUF 용 본딩 모두 대응이 가능하다는 강점을 가지고 있다.

그림 8) TC-NCF, MR-MUF 방식



자료: SK 하이닉스, 삼성증권

그림 9) 본딩(Bonding) 종류>



자료: SK 하이닉스 뉴스룸, 한미반도체, KB 증권 추정

MR-MUF와 TC-NCF 모두 장단점이 존재하며 아직 기술의 우위를 단정 짓기 어렵다. 전자의 경우 열 방출과 칩 제어 기술 측면에서 유리하고, 후자의 경우 세정, 가열 등 부가적인 공정을 필요로 하지 않는다는 강점이 있다. 다만, 앞서 언급했듯이 HBM4에는 3D 패키징 중심으로 전공정과 후공정을 모두 포함한 차세대 기술인 하이브리드 본딩(Hybrid Bonding) 기술이 활용될 것으로 예상된다. 현재 HBM에서는 DRAM 사이 가교 역할을 하는 마이크로 범프가 일정 개수 이상 늘어날 경우 병목 현상이 일어나고 서로 달라붙는 불량률이 발생하기도 한다. 즉, 적층 단수가 확대되고 칩 간격이 점점 좁아질수록 MR-MUF과 TC-NCF 방식 모두 적용이 어려워진다. 이를 해결하기 위해 TSMC는 마이크로 범프 대신 구리로 접착시키는 하이브리드 본딩 SoIC를 도입했다. 하이브리드 본딩 기술은 기존 로직 반도체 솔루션이나 이미지센서(CIS)에 적용되었으며, 메모리 반도체에서도 한계를 뛰어넘기 위한 차세대 핵심 기술로 활용될 것으로 보인다.

4. 산업전망

4-1. 산업성장

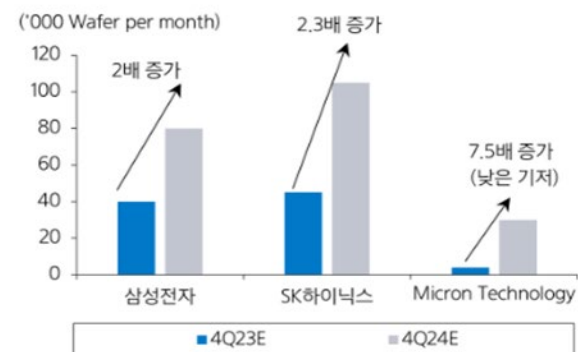
그림 1)

HBM 시장규모 추이 및 전망



그림 2)

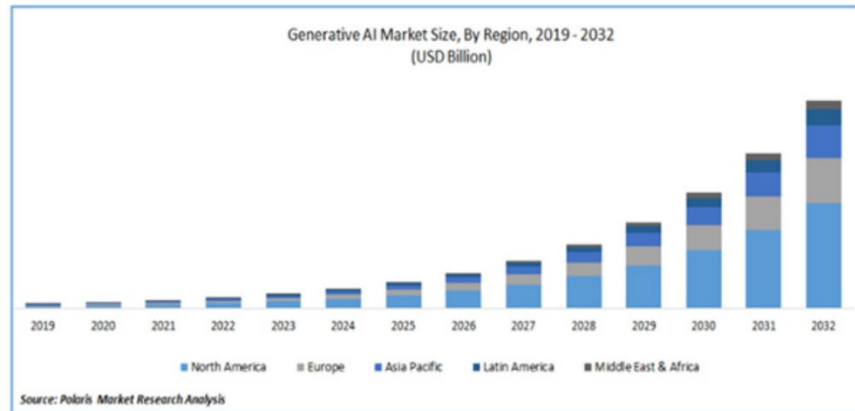
DRAM 업체들의 HBM Capa 전망 (Base Case)



출처: 삼성증권

22년 'CHAT GPT'가 등장하면서 주목받고 있는 AI 시장에서 빅테크 업체들은 경쟁력을 확보하기 위해 HBM 확보에 집중하고 있다. Grand View Research의 최신 보고서에 따르면, 글로벌 생성형 AI(Generative AI) 시장은 2022년 101.4억 달러로 평가되었으며, 2023년부터 2030년까지 연평균 35.6%로 성장하여 1,093.7억 달러 규모에 이를 것으로 예상되며 이에 따라 HBM 시장도 성장할 것이라 전망된다.

그림 3) Generative AI market size



출처: Polaris Market Research

현재 NVIDIA와 AMD가 HBM3 기반 GPU 출하량을 늘리고 있는 만큼, 2024년에는 HBM3와 HBM3E가 주류가 될 것이며, 글로벌 HBM 시장은 2022년 23억달러(약 3조원)에서 2025년 103억달러(약 13조 9천억원)로 연평균 64% 성장할 것으로 전망된다. H100의 경우 HBM3 80GB, GH200은 141GB HBM3E, AMD의 MI300 Max는 192GB HBM을 지원하는 등 GPU당 HBM 탑재량이 증가하고 있는 것도 성장 동력으로 작용할 전망이다. 대만 시장조사업체인 트렌드포스는 "AI 모델과 애플리케이션이 더욱 복잡해지면서 HBM 수요는 급증할 것"이라며 "HBM 단가가 다른 D램 제품보다 높게는 6~7배까지 형성되어 있고 내년 성장률이 올해 대비 172%에 달하기 때문에 내년 삼성전자와 SK하이닉스 등 메모리 공급업체 수익에 크게 기여할 것"이라고 전망했다.

그림 4) HBM 시장 점유율 전망

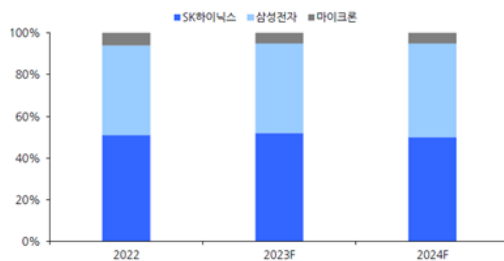
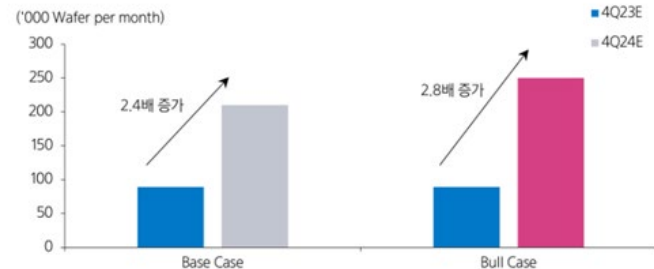


그림 5) HBM의 증설 규모



출처: 1) 현대차증권, 업체자료, 2) 삼성증권

그림 6) 주요 제조사 HBM 솔루션 개발 현황



출처: 트랜스포스

앞서 언급했듯 현재 HBM 시장은 SK 하이닉스가 50%, 삼성전자가 40%, 마이크론이 10% 수준을 점유하고 있으며 가장 최신 버전인 HBM3의 공급량만 보면 SK 하이닉스의 시장 점유율은 95%에 이른다. HBM3의 수요가 증가하고 있는 만큼 2024년, HBM의 시장 점유율은 SK 하이닉스 52%, 삼성전자 43%, 마이크론 5%를 차지할 것으로 전망된다.

HBM의 수요가 증가하고 있는 상황에서 SK 하이닉스와 삼성전자는 현재의 점유율을 유지하고 다가오는 수요에 대응하기 위해 내년 고대역폭메모리(HBM) 생산량을 2배 이상 확대한다는 방침을 확정하고 증설 작업에 한창이다. 삼성전자는 23년 이미 전년 대비 2배 수준인 10억 기가비트(GB) 중반을 넘어서는 고객 수요를 확보했고 이에 대응하기 위해 웨이퍼 기준 HBM 월간 생산능력은 올해 1만 3000장에서 내년 3만 1000장, 2025년에는 4만 8000장까지 늘어날 것으로 전망된다. SK 하이닉스 생산물량도 올해 1만 3000장에서 내년 2만 8000장, 2025년 4만 4000장 등 비슷한 속도로 증가할 것으로 예상된다. 삼성전자는 천안·온양 패키징 라인을 중심으로, SK 하이닉스는 낸드 제조가 주력인 청주 공장 일부를 개조해 HBM 제조 핵심 공정인 실리콘관통전극(TSV) 증설을 추진하고 있다.

생산량을 2배 이상 확대하는 공격적인 투자에도 HBM 공급 부족 현상이 심화될 전망이다. 세계 그래픽처리장치(GPU) 시장의 80% 이상을 장악하는 엔비디아는 올 8월 HBM3E를 탑재한 차세대 인공지능(AI) 칩 'GH200 그레이스 호퍼 슈퍼칩'을 공개하며 이 제품을 내년 2분기에 생산하겠다고 밝혔다. 이에 따라 올해 1200만 개 수준이던 엔비디아의 HBM 수요량은 내년 2400만 개로 2배가량 늘어날 것으로 예상된다.

엔비디아의 독주를 막기 위해 자체 AI 칩을 개발하고 있는 구글과 아마존웹서비스(AWS), 메타 등 HBM을 필요로 하는 잠재 고객사도 빠르게 늘고 있다. 구글은 올 8월 자체 개발 AI 반도체인 텐서처리장치(TPU) 'v5e'를 공개했다. 아마존 역시 클라우드 계열사인 AWS를 통해 인퍼런시아(추론용), 트레이니움(학습용) 등 자체 칩을 활발히 개발하고 있다. 현재로서는 HBM 제조사가 엔비디아·AMD 등 AI용 GPU 제조사로 한정됐지만 자체 개발 AI 칩 상용화가 이뤄진다면 공급처가 대폭 확대될 수 있다.

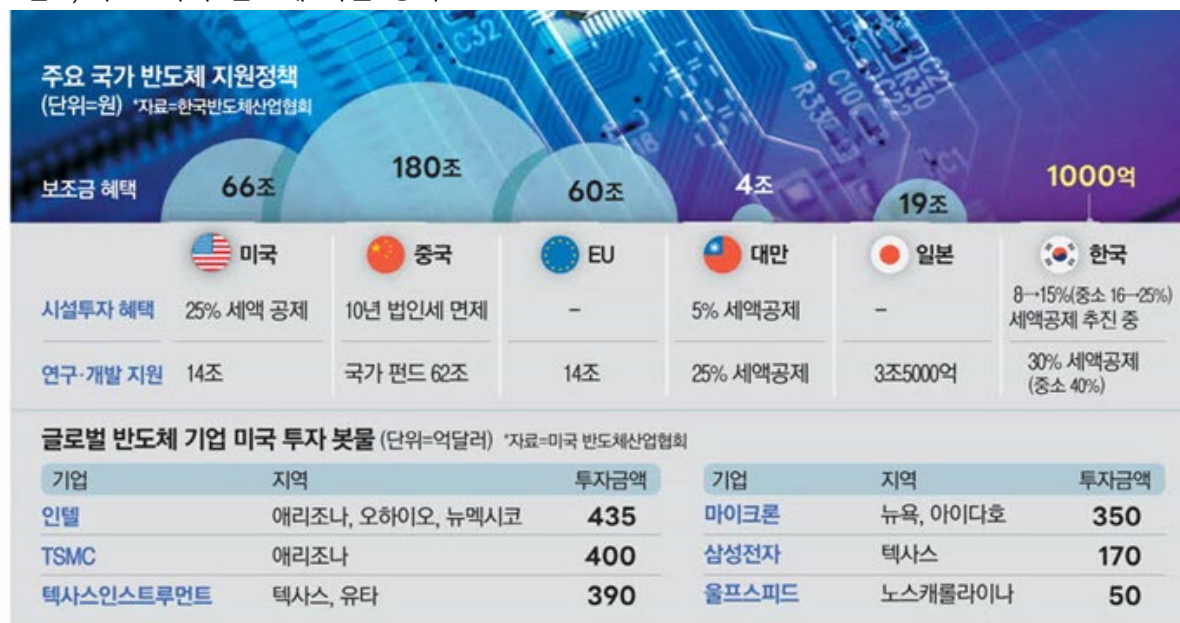
그림 7) HBM 수요 대비 공급 비율 및 2024년 HBM 생산능력 및 시장점유율 전망



출처: 씨티그룹 리서치센터

4-2. 각국 정책 (거시)

그림 8) 주요 국가 반도체 지원 정책



출처: 한국반도체산업협회

- 미국, 대중 반도체 수출통제

미국 산업안보국(BIS: Bureau of Industry and Security)은 기존의 대중국 반도체 수출통제 조치(2022. 10. 7.)를 확대 보완하는 새로운 조치를 발표했다(2023. 10. 17.). 이번 조치로 인해 중국이 반도체 제조 장비 자급화를 적극 추진할 것으로 전망된다. 이 경우 중국 반도체와 밀접한 관계가 있는 한국 반도체 제조장비 기업은 타격을 입을 것으로 보인다.

BIS의 이번 조치는 제재 범위를 넓히고 기존 수출통제를 우회하려던 중국의 시도를 차단하려는 것이 핵심 목적으로 기존 수출통제의 주요 구성 요소였던 첨단 반도체 제조 관련 품목과 첨단 컴퓨팅 관련 반도체 제재가 모두 확대하였으며, 이와 함께 Entity List에 13개 AI 반도체 중국기업을 추가했다.

첨단 컴퓨팅 및 슈퍼컴퓨터 관련 반도체 분야에서는 '양방향 교신속도 기준'을 삭제하고 '성능 밀도(performance density)'라는 개념을 새롭게 제시하여 수출통제 대상 반도체의 범위를 대폭 확대함과 동시에 사전허가제를 도입했다.

그림 9) 반도체 성능별 수출통제 해당 여부

전체 연산 성능(TPP) Total Processing Performance	성능 밀도		
	1.6 이상, 3.2 미만	3.2 이상, 5.92 미만	5.92 이상
1600 ≤ TPP < 2400		b.2 예: Nvidia A4032)	a.2 예: Nvidia L433)
2400 ≤ TPP < 4800	b.1 예: Nvidia L4034)		
4800 ≤ TPP	a.1(성능 밀도와는 무관) 예: Nvidia A10035)		

주: 1) 노란 음영의 a.1은 데이터센터용이 아니어도 수출통제 대상임. 그 외는 데이터센터용이 아니라면 3A090에서 제외함.
2) 표에서 예시로 드는 그래픽카드가 수출통제에 해당할 수 있는 사유는 개별 그래픽카드에 대한 각주를 참고하기 바람, 이는 모두 BIS나 엔비디아가 수출통제에 해당한다고 공식 인정하지 않았다는 점에 유의해야 함.

출처: BIS

한미 정부는 기존의 VEU(Validated End-User) 프로그램 및 리스트 업데이트를 통해 중국에 대한 미국산 장비 수출통제를 무기한 유예해 당분간 우리 기업의 중국 내 반도체 생산에 큰 차질이 없도록 조치했다. 그러나 이는 단기적인 조치로 VEU를 통한 예외 인정은 기본적으로 미(美) BIS의 기존 수출통제 조치(2022. 10. 7.)에 국한된 것이며, 이외의 EUV 노광장비와 같은 핵심 장비에 대한 대중국 수출통제는 예외 없이 지속 적용된다는 점에서 문제가 완전히 해결된 것은 아니다. 반도체 생산 문제를 제외하고도 한국 메모리 업계는 AI 반도체 제작에 필수 요소라고 할 수 있는 HBM 분야를 선도하고 있다는 점에서 이번 수출통제 조치로 인해 중국 AI 반도체 시장이 위축된다면 제한적인 영향을 받을 수 있다. HBM은 빠르게 성장 중인 분야지만, 아직은 전체 메모리 시장에서 차지하는 비중이 작고 중국시장용 AI 반도체 역시 전체 시장의 일부에 해당된다는 점에서 한국 메모리 업계가 겪을 부정적 영향은 제한적일 것으로 보이지만 중국의 자체적인 HBM 개발 움직임 등은 단기적으로는 우리 업계에 큰 위협이 되지 않더라도 중장기적 시각에서는 경계해야 할 것으로 전망된다. 아직까지 중국이 HBM을 생산하려면 4년 이상 걸릴 것이라는 전망이 지배적이지만 과거 D램 분야에서 중간 기술 개발을 뛰어넘으며 매우 빠른 속도로 첨단 칩을 개발해 상용화한 바가 있기에 주목할 필요가 있다. 또한 미국이 중국의 우회로를 차단하기 위해 실질 성능을 기준으로 반도체 수출통제를 추진한다는 점에서 고성능 AI 연산에 필요한 HBM 반도체에 대한 미국의 경계심에도 주의를 기울여야 한다.

- 국내 정부 정책

반도체는 국내 수출의 20%, 제조업 설비투자의 55%를 차지하는 대한민국의 대표 산업이다. 최근 미 중 제재로 인한 중국 시장 위축, 중국의 반도체 자국화 등의 이슈로 국내 반도체 업계 역시 부정적 영향을 받을 것이라는 전망이 커지며 정부는 6월 8일 반도체 산업 육성을 위한 정책을 발표했다.

해당 정책 내용은 크게 초격차 기술 확보, 매력적인 투자환경 조성으로 구분할 수 있다. 초격차 기술 확보, 메모리 초격차 유지를 위해 PIM(프로세싱 인 메모리), 전력반도체, 첨단패키징 등 유망기술 선점을 위한 PIM 설계기술과 첨단 소재·부품·장비 기술개발의 R&D 에 2022 년부터 2028 년까지 총 4 천억원을 지원하고, 차세대지능형반도체 사업(2020~2029 년, 총 1 조 96 억원) 등을 차질없이 진행할 계획이다. 또 전력반도체, 차량용반도체, 첨단패키징 등 유망 반도체 기술의 선제적 확보를 위해 약 1 조 4 천억원 규모의 예타를 추진할 예정이다.

또한 매력적인 투자환경 조성을 위해 투자 세액 공제율도 기존 8%에서 15%로 상향한다. 인허가 타임아웃제와 용적률 완화 특례 등도 도입하며, 이와 함께 최근 금리인상으로 자금 확보에 어려움을 겪는 기업을 위해 올해 약 5000 억원을 시작으로 2027 년까지 총 2 조 8000 억원의 정책금융을 지원할 예정이다.

그림 10) 반도체 산업 육성방향 주요 내용



출처: 산업통상자원부

5. 투자접근

5-1. 주가흐름

HBM 산업의 높은 성장성에 따라 관련 기업들의 주가 역시 좋은 퍼포먼스를 보여주고 있다. 대표적으로 HBM 을 직접 생산하는 삼성전자, SK 하이닉스의 경우 연초 대비 각각 31.83%, 75.47% 상승하였다. SK 하이닉스와 삼성전자의 수익률 차이는 유의미하게 나타났는데, 이는 고부가가치의 HBM3 시장에서 SK 하이닉스의 좋은 퍼포먼스(HBM3 시장점유율: 95%)가 시장에 반영된 결과라고 할 수 있다. HBM 시장 성장에 따른 직접적인 수혜는 삼성전자와 SK 하이닉스라고 할 수 있지만, 이보다 더 좋은 주가 퍼포먼스를 보여주고 있는 것은 HBM 공정 밸류체인에 있는 장비, 부품 기업들이다. 시가총액이 작기 때문에 주가영향이 더 크게 나타나는 모양이다. 대표적으로 HBM 핵심 공정 중

Stacking(적층) 공정에 사용되는 TSV TC 본딩을 SK 하이닉스에 1 차 vendor 로 납품중인 한미반도체의 경우, 올해 들어 400% 이상 상승했고, 이외에도 ISC, 이오테크닉스, 디아이티 등 HBM 공정에 활용되거나, 진입 가능성이 높은 장비, 부품 업체들 위주로 좋은 주가 퍼포먼스를 나타냈다.

그림 1) 삼성전자, 하이닉스 주가 차트

(파란색: 삼성전자 / 하늘색: 하이닉스)



자료: 야후 파이낸스

그림 2) 한미반도체 등 소부장 주가 차트

(파란색: 한미반도체 등)



자료: 야후 파이낸스

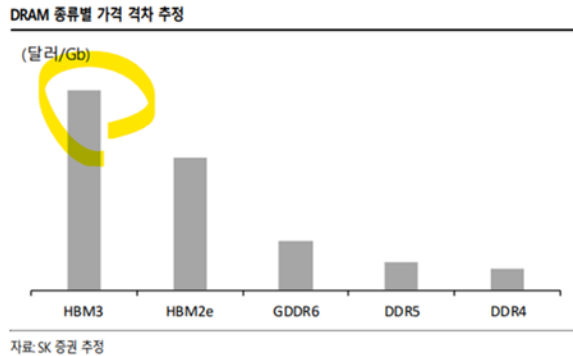
5-2. P와 Q

- P(가격)

메모리 반도체 기업들의 C(비용)는 감가상각비, 종업원 급여, 재고 가치의 변동 등이 대부분을 차지한다. HBM 은 일반 D 램과 달리, 특정 장비나 소재가 필요하여 기존공정 대비 일정부분 비용 상승이 예측되나, 전체 마진율에 미치는 영향은 적을 것이라 예측된다. 따라서 더 집중해야 되는 부분은 C(비용)가 아니라 P(가격)와 Q(물량)일 것이다. 먼저 P(가격)의 경우, 아래 <그림 3>을 보면 알 수 있는데, HBM 가격과 일반 D 램의 가격차이는 생각보다 크다는 것을 알 수 있다. 기업들이 정확한 수치는 공개하진 않고 있으나, <그림 4>를 보면 평균적으로 일반 D 램 대비 5~7 배 정도 비싼 것을

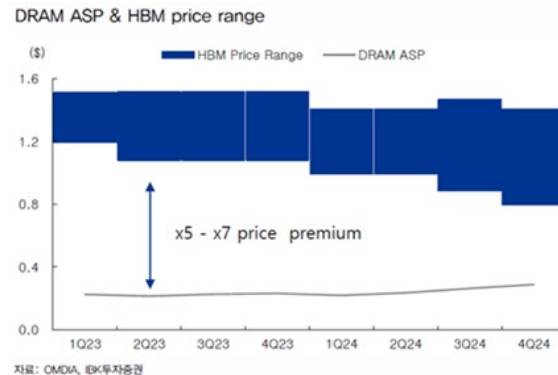
확인할 수 있다. 또한 HBM 제품의 세대수가 진화할수록(HBM2E->HBM3) 가격은 더 크게 증가하는 것으로 확인되었으며, HBM3E 시장이 개화되고 있기 때문에 향후 P(가격) 상승은 지속될 것이라고 판단한다. 이는 메모리 업체들의 마진을 추정치가 상향될 수 있는 근거이기도 하다.

그림 3) HBM 가격 추정



자료: SK

그림 4) HBM/DRAM 가격 차이



자료: OMDIA, IBK 투자증권

- Q(물량)

AI 산업에서 HBM의 중요성은 증가하고 있으나, HBM 성장성이 실현되기 위해서는 GPU 등 AI 반도체의 수요가 뒷받침되어야 한다. 따라서 HBM의 Q(물량) 증가를 확인하기 위해서는 AI 반도체(GPU 등)의 수요 전망을 확인할 필요가 있다. <그림 5>를 보면, AI 반도체 시장은 23년 11,091(천개)에서 27년 34,006(천개)로 빠른 성장을 보여줄 것으로 예측되고 있다. 따라서 AI 반도체에 필수적으로 요구되는 HBM Q(물량) 증가 역시 AI 반도체의 수요 증가와 함께 그 궤를 같이 할 것으로 예상할 수 있다.

그림 5) AI 반도체 시장 전망

Co-Processor 시장 전망 (단위 : 천개)								
구분	2020	2021	2022	2023E	2024E	2025E	2026E	2027E
Co-processor-GPU Visualization	800	1,294	1,306	2,339	3,144	3,570	4,030	4,493
Co-processor-GPU General	1,283	1,700	2,189	3,280	4,749	5,504	6,290	6,956
Co-processor-FPGA	883	889	911	1,001	1,110	1,206	1,307	1,404
Co-processor-Other	214	694	1,407	4,471	10,208	13,833	17,887	21,152
Total	3,179	4,577	5,812	11,091	19,211	24,112	29,515	34,006

자료: OMDIA, IBK 투자증권

앞서 얘기한 것처럼, HBM Q(물량)은 AI 반도체의 수요를 따라갈 것이다. 하지만 HBM의 증가 속도는 더 빠를 것으로 예측되는데, 이유는 일반적으로 GPU 1개 당 필요한 HBM의 개수는 4개이기 때문이다. 따라서 현재 상황을 가정하면, HBM의 Q(물량) 증가 속도는 GPU의 Q(물량) 증가 속도

대비 4 배 빠르다고 할 수 있다. <그림 6>을 보면, 현재 기술적 트렌드가 HBM 의 용량을 더 필요로 하기 때문에 Q(GPU 1 개 당 HBM 4 개->6 개->8 개) 증가 속도는 더욱 가팔라 질 것으로 기대되며, 따라서 현재의 수요예측치는 향후 더 상향될 가능성이 존재한다.

그림 6) AI 반도체 종류 별 HBM 탑재량

AI 칩 공급업체	칩	메모리	메모리 캐파(GB)
Nvidia	GH200	HBM3E	141
	H100	HBM3	80
	A100	HBM2E	80
	A30	HBM2E	24
AMD	MI300X	HBM3	192
	MI300A	HBM3	128
	MI200	HBM2E	128
Intel	Max	HBM2E	128
	Stratix 10	HBM2E	16
Google	TPU v3	HBM2	32
Xilinx	Versal	HBM2E	32

자료: TrendForce, 현대차증권

그림 7) 글로벌 리서치별 HBM 산업 수요 예측치

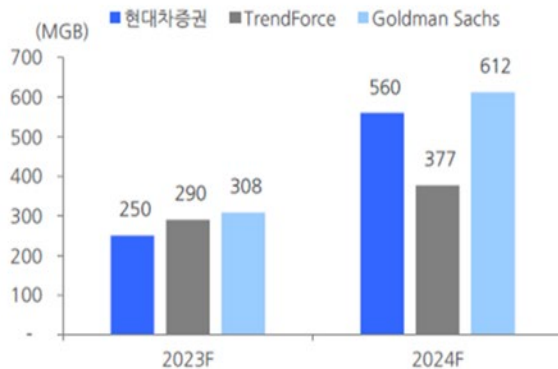
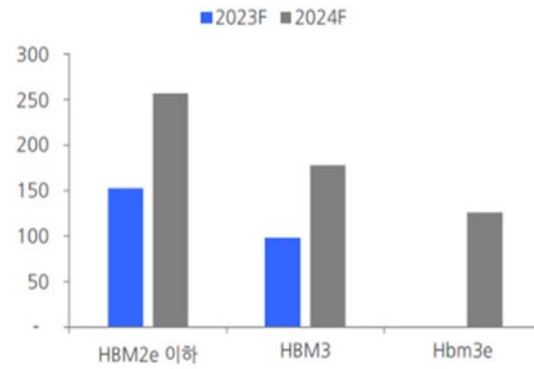


그림 8) 세대별 HBM 수요 변화



자료: TrendForce, GoldmanSachs, 현대차증권

5-3. 기업 실적

투자전략을 세우기 전에 기업들의 실적을 확인할 필요가 있다. 먼저 HBM 을 직접 생산하는 메모리 업체들의 최근 실적을 살펴보면, 삼성전자 3분기 실적의 경우 매출액 67.4조원(+12% QoQ), 영업이익 2.4 조원 (+264% QoQ)을 기록하였다. DS(반도체) 부문 세부실적은 -3.7 조원(메모리 -3.1 조원, LSI/파운드리 -0.6조원)을 기록하였다. SK 하이닉스 3분기 실적의 경우 매출액 9.07조원(+24.1% QoQ), 영업이익자 -1.8 조원(적자지속 QoQ)을 기록하였다. 삼성전자와 하이닉스 모두 반도체 부분에서 적자가 지속되었으나, 전분기 대비 유의미한 실적 개선이 나타났다. 특히 하이닉스의 경우 AI 서버향 수요 증가에 기인해 HBM 매출 비중이 10% 중반 수준(2Q23 10% 초반)까지 상승한 것으로 추정되며, D 램 부분은 흑자 전환을 달성했다. 3 분기 실적을 봤을 때, HBM 분야에서는 삼성전자 보다 하이닉스가 가시적인 성과를 달성하고 있다고 볼 수 있다.

이외에도 HBM 장비 기업의 최근 실적을 살펴보면, HBM 공정 중 Stacking(적층) 공정에 사용되는 TSV TC 본딩 장비를 납품하는 한미반도체의 3 분기 실적의 경우 매출액 312 억(-36.4% QoQ), 영업이익 29 억원(-74% QoQ)을 기록하였다. 한미반도체의 3 분기 실적은 시장 컨센스를 하회하였으며, 높아진 기대감을 충족시키지 못해 다음날 12.8%의 주가 하락이 있었다. 하지만 장비기업의 경우 수주이후, 4~6 개월 정도 리드타임이 존재하기 때문에 HBM 장비 매출이 본격적으로 반영되는 내년 실적이 중요하다는 점을 인지해야 한다.

그림 9) 한미반도체 3 분기 실적 review

〈표2〉 3Q23 실적 review						(단위:십억원, %)			
	3Q22	분기실적 2Q23	3Q23P	증감 (YoY)	(QoQ)	당사전망치 3Q23P	Diff.	컨센서스 3Q23P	Diff.
매출액	80	49	31	-61.0%	-36.3%	34	-8.2%	54	-42.6%
영업이익	32	11	3	-90.9%	-73.6%	8	-63.7%	15	-80.7%
세전순이익	51	41	19	-62.2%	-53.0%	42	-54.1%	19	-0.6%
순이익	39	34	15	-62.4%	-56.9%	32	-54.2%	20	-28.3%

자료:FnGuide, 현대차증권

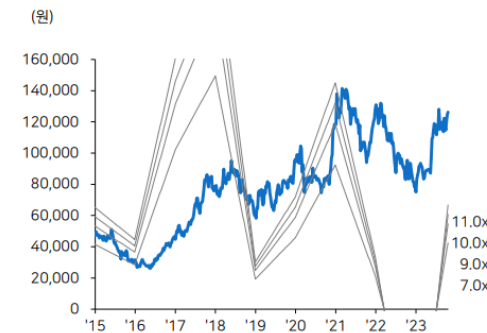
5-4. 투자전략

HBM 을 생산하는 메모리 기업들과 핵심 장비주들의 3 분기 실적은 높아진 주가를 충족시키기에는 부족했다. 하지만 실적발표 이후 주가는 저점을 높여가며, 상승추세를 이어가고 있는데, 그 이유는 현재 HBM 관련 기업들의 주가 상승은 EPS 상승에 따른 주가 상승이 아닌 멀티플 상승에 따른 주가 상승이라고 판단한다. 피크아웃 논리와 반대로 생각하면 이해가 쉬울 것이다.

멀티플 상승을 위한 거시경제 측면에서의 조건은 양적양화, 낮은 금리수준, 높은 경제 성장률 등이 있다. 반면, 산업 측면에서 기업들의 멀티플 상승 조건은 결국 산업의 크기와 성장성이다. 현재 AI 산업과 GPU 및 HBM 의 확장성(수요)은 더욱 커지고 있다. 산업의 확장(수요)이 기업들의 미래 이익 추정치를 상승시키고, 이익 추정치의 상향은 멀티플을 확장시켜, 높은 밸류에이션과 주가 수준이 유지될 수 있는 것이다.

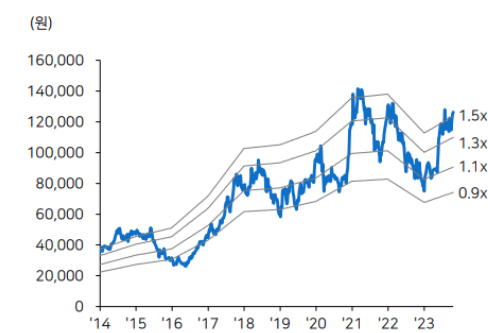
그림 10) SK 하이닉스 PER, PBR 밴드

그림1 SK하이닉스 PER 밴드 (1년 Rolling forward)



자료: 메리츠증권 리서치센터

그림2 SK하이닉스 PBR 밴드 (1년 Rolling forward)



자료: 메리츠증권 리서치센터

자료: 메리츠증권 리서치센터

결론은 HBM의 초과 수요가 지속되는 한, 지금의 높은 멀티플은 유지되거나 더욱 확장된다는 것이다. 하지만, 시장은 빠르게 변하기 때문에 HBM 수요와 공급에 대한 면밀한 모니터링이 필요하다.

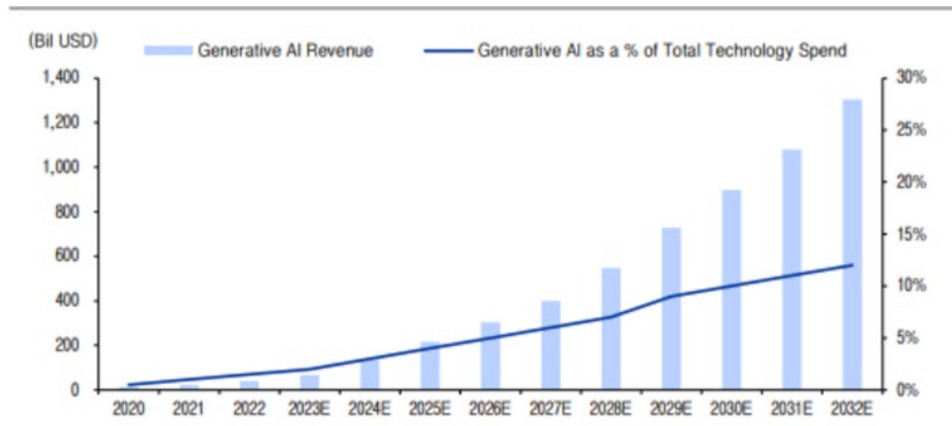
- HBM 수요, 공급

다양한 리서치 기관들이 HBM 수요, 공급 전망치를 내놓고 있는데, 평균적으로 2023 년 연간 HBM 수요는 290M GB, 2024 년 연간 수요는 560M GB 으로 추정하고 있다. 이에 대응되는 메모리 3 사의 HBM 총 CAPA(2024 년 삼성전자, SK 하이닉스 연간 CAPA 약 2 배 증설 가정, Micron 은 2024 년 HBM3E부터 본격 참여 예정이므로 2024 년 HBM3E CAPA만 유의미한 CAPA로 고려)는 2023 년 286M GB 와 2024 년 655M GB 로 추정하고 있다.

리서치 기관들의 전망대로 진행된다면, HBM 은 24 년에 초과 공급이 시작된다. 하지만 수요 전망치는 향후 증가할 가능성이 높아 보이며, 수요 전망치 상향을 주장하는 이유는 AI 산업의 확장성 때문이다. AI 산업은 Chat-GPT 를 시작으로 거대언어모델(LLM) 기반에 대한 상업성이 확인되었다. Chat-GPT 를 개발한 오픈 AI 는 최근 GPT-4 터보(Turbo)를 공개하며, 이전 버전과 달리 2023 년 4 월까지의 최신 정보를 반영하며 서비스를 확장 시키고 있다.

그러나 Chat-GPT 만으로는 AI 산업에 대한 확장성을 논하기엔 부족하다고 할 수 있다. 따라서 더욱 주목할 점은 글로벌 기업들이 AI 산업 선점을 위해 본격적인 AI 서버 확장과 투자를 시작했다는 점이다. 기업들에게 새로운 산업을 선점하는 것은 미래 점유율 측면에서 가장 중요하며, 이것은 생존경쟁의 한 측면이라고 볼 수 있다. AI 는 LLM 다음으로 LMM(Large Multimodal Models)인 이미지 학습이 가능한 모델이 될 것이며, 이외에도 자율주행, On Device Ai 등 앞으로 더 많은 분야로 확장될 것이다. 이를 통해 HBM 은 더 많은 데이터를 처리하게 될 것이고, 더 빠른 속도의 메모리 반도체(HBM 등)가 중요한 가치를 지니게 될 것이다. 결론적으로 Chat-GPT 는 AI 의 끝이 아니라 AI 의 시작이라고 할 수 있으며, AI 산업의 확장이 지속되고 있기 때문에 HBM 수요 추정치 상향 가능성이 존재한다고 판단한다.

그림 11) 생성형 AI 비중



자료: Bloomberg, IDC, 이베스트투자증권

5-5. 리스크

HBM 산업이 높은 성장성을 보여줄거라 예측되지만, 현재 주가 수준은 성장에 대한 기대감을 일부 반영하고 있다고 볼 수 있다. 따라서 수요 둔화에 대한 시그널은 주가의 조정 국면을 만들어 낼 수 있으며, 몇가지 리스크를 경계해야 한다.

- 킬러 애플리케이션의 부재

Chat-GPT, 구글 바드(Bard) 같은 AI 챗봇은 생성형 AI 의 대표 애플리케이션(app)으로 평가된다. 그러나 일반 소비자들의 실질적 활용 빈도가 적고, 관여도 역시 높지 않다는 단점이 존재한다. 또한 Chat- GPT 의 경우 사용자 비중의 약 27%가 대학생이기 때문에 방학시즌만 되면 트래픽이 감소하는 등 지속성 역시 떨어진다는 문제점이 있다. 현재 미국 빅테크 기업들이 챗봇 서비스를 뛰어넘는 다양한 AI 서비스를 준비하고 있지만, 소비자들에게 큰 호응을 얻지 못한다면, AI 산업역시 둔화될 가능성이 높다. 미국 빅테크 업체들이 많은 비용을 들여가며, AI 산업에 뛰어들고 있는 이유는 결국 AI 를 활용하여 더 많은 수익을 벌어들이기 위함이다. AI 애플리케이션이 자율주행부터 메타버스까지 다양한 영역으로 확장될 수 있지만, 상용화되는 시점은 늦춰질 가능성이 존재한다. 이는 기업들의 AI 투자를 감소시킬 수 있으며, 결국 HBM 수요 감소로 이어질 수 있다.

- 미 정부의 엔비디아 규제(중국 향)

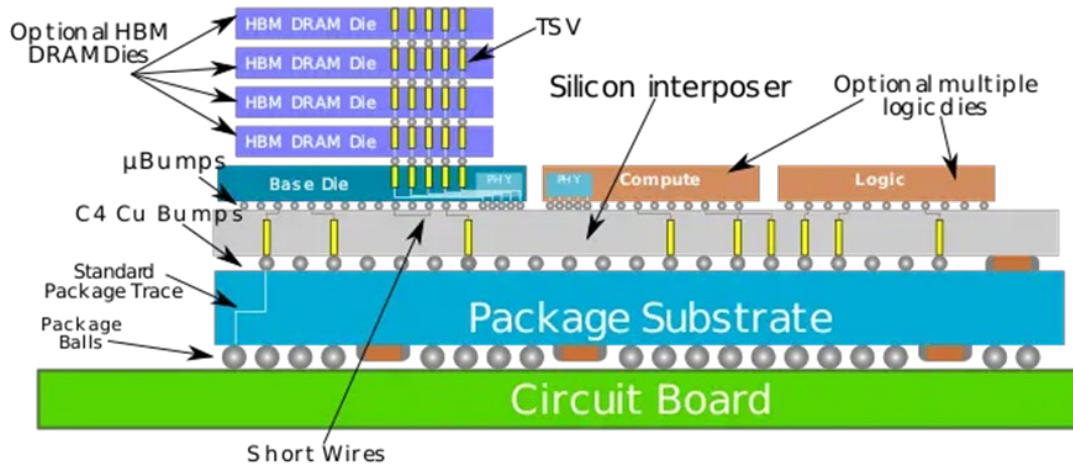
엔비디아는 GPU 기반 AI 반도체 시장에서 90% 이상의 점유율을 기록하고 있다. HBM 수요에 있어서도 엔비디아는 큰 비중을 차지하고 있기 때문에 미 정부의 규제 움직임을 주목할 필요가 있다. 11 월 미국 상무부는 대중 반도체 수출통제 대상을 기존 최첨단 AI 반도체에서 사양이 낮은 AI 칩도 포함하는 새로운 규제를 발표했다. 엔비디아는 미 정부의 수출 규제를 피하기 위해 사양을 낮춘 HGX H20, L20 PCIe, L2 PCIe 등의 신규 칩을 준비하고 있다. 아직까지 엔비디아는 미 정부의 대 중국 반도체 제재에 적절히 대응하고 있지만, 제재가 더 심해진다면, 매출의 20%를 차지하는 중국 시장을 일부 잃을 가능성이 있다. 이는 HBM 수요에 있어서도 부정적인 효과를 가져올 것이다. 엔비디아 GPU 에 대한 전 세계적인 수요를 고려할 때 새로운 규제가 단기적인 영향은 미치지 않겠지만, 장기적으로는 제품 개발과 공급에 있어서 타격을 입을 가능성이 존재한다.

- TSMC CoWoS CAPA 부족

현재 AI 반도체 시장은 빠른 수요로 공급 병목 문제를 겪고 있는데, 가장 큰 병목은 GPU 도 HBM 도 아닌 TSMC 의 선진 패키징 기술인 'CoWoS' 생산능력이다. CoWoS 는 TSMC 의 2.5D 패키지 기술의 브랜드명이다. A100·H100 이 일반 PC 용 GPU 와 가장 크게 다른 점은 HBM 이 GPU 와 2.5D 패키지 기술로 한 몸처럼 묶여 있다는 점이다. 2.5D 패키지는 인터포저가 들어간 FC-BGA 기판 위에 여러가지 칩을 병렬로 한 번에 묶은 제품을 뜻한다. 현재 AI 반도체의 출하량은 2.5D 패키지 기술에 의존도가 높으며, A100·H100 은 100% TSMC 의 CoWoS 를 통해 생산되고 있다. TSMC 회장은 CoWoS 패키징 기술이 AI 반도체 수요의 약 80%만 충족할 수 있으며, CAPA 부족으로 특히 AI 에 최적화된 'NVIDIA H100' 등 광대역폭 메모리용 칩의 생산이 크게 지연되고 있다고 밝혔다. AI 반도체의 긍정적인 수요 전망으로 TSMC 는 선진 패키징 기술인 CoWoS 생산능력을 예상보다 빠르게

확대시키고 있지만, 패키지 병목 현상은 2024 년 말까지 갈 수 있다는 전망이 존재하며, 이는 HBM 수요 증가 속도를 더디게 만들 수 있다.

그림 12) TSMC CoWoS 구조



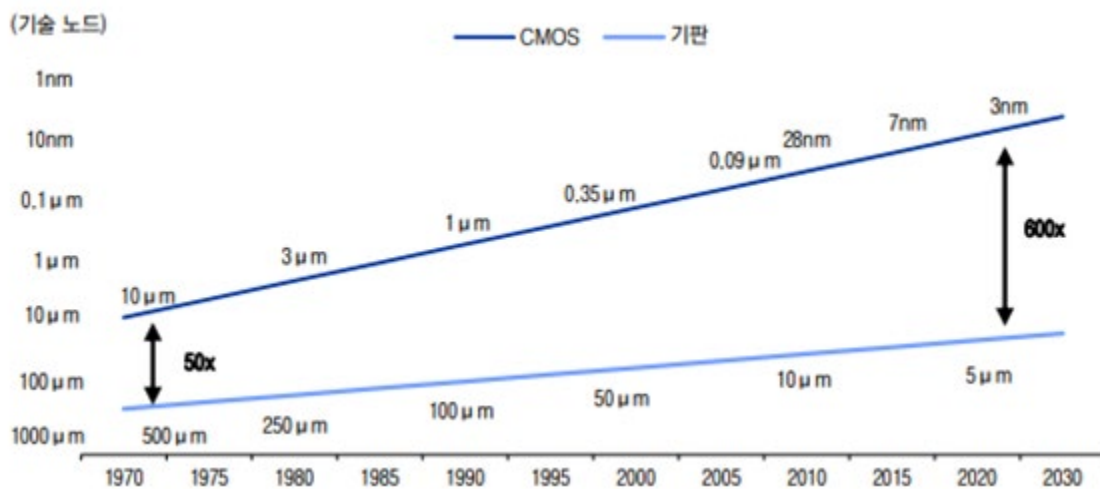
자료: TSMC

6. 관련 기업

SK 하이닉스(Top pick), 한미반도체를 HBM 산업 수혜 기업으로 제시한다.

6-1. 개요

그림 1) 반도체 칩과 기판의 노드 격차 심화

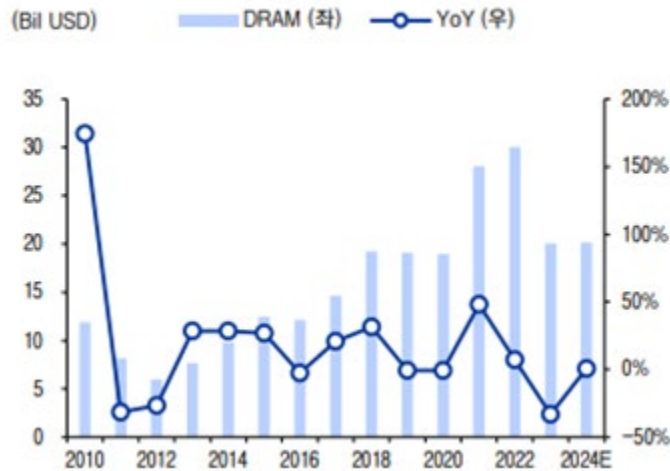


출처: 이베스트투자증권

초기 반도체 패키징 기술은 PCB 기판과 반도체 칩 간의 패턴의 미세화 차이를 보상하기 위해서 발전되었다. 과거 반도체 칩과 PCB 기판의 패턴 미세화의 차이는 약 50 배에 불과했지만 이후 반도체 칩은 2 년에 2 배씩 미세화되는 반면 PCB 기판은 4 년에 2 배씩 미세화가 되면서 시간이 흐름에 따라

차이가 더욱 커졌다. 이를 해결하기 위해 전송 속도의 전환, 칩의 크기 키우기 등 여러 방법을 도입했으나 이마저 기술적 한계에 부딪히며 결국 전공정 기술 발전의 한계효용이 급감했다고 판단한 업체들은 무어의 법칙과 별개로 공정 효율을 달성하기 위해 후공정 패키징 분야에서 무어의 법칙을 넘어선 Beyond Moore 의 방식을 추구하고 있다.

그림 2) DRAM Capex 추이 및 전망

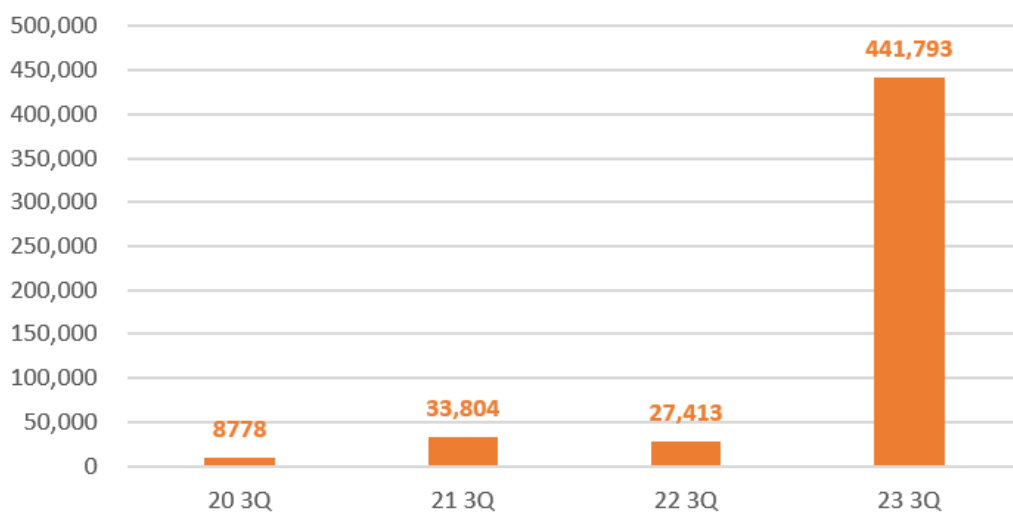


출처 : 이베스트투자증권

DRAM 산업의 24 년 Capex 는 \$20.2bil 로 +1% YoY 증가가 예상되며 이는 올해와 비슷한 투자액이다. 이렇듯 제한적인 예산 속에서 앞에서 밝힌 Beyond Moore 를 위한 **HBM 패키징 라인 위주의 투자가 진행될 것으로 예상된다**. 특히 현재 HBM 시장 점유율 1 위인 SK 하이닉스의 23 년 3Q IR 자료 및 관계자 발언에 따르면 "선단 공정 램프업과 HBM 투자 확대 등으로 Capex 규모는 올해 대비 확실히 증가하지만 우선순위를 고려해 증가분은 최소화하도록 할 것"을 밝히고 있다. 따라서 반도체 업체 전반에 투자하기 보다는 **수혜를 입는 기업에 투자하는 것이 합리적**이라고 판단된다. 관련 수혜주로 SK 하이닉스(Top pick), 한미반도체를 제시한다.

6-2. 메모리 - SK 하이닉스

그림 3) SK 하이닉스 선수금 추이



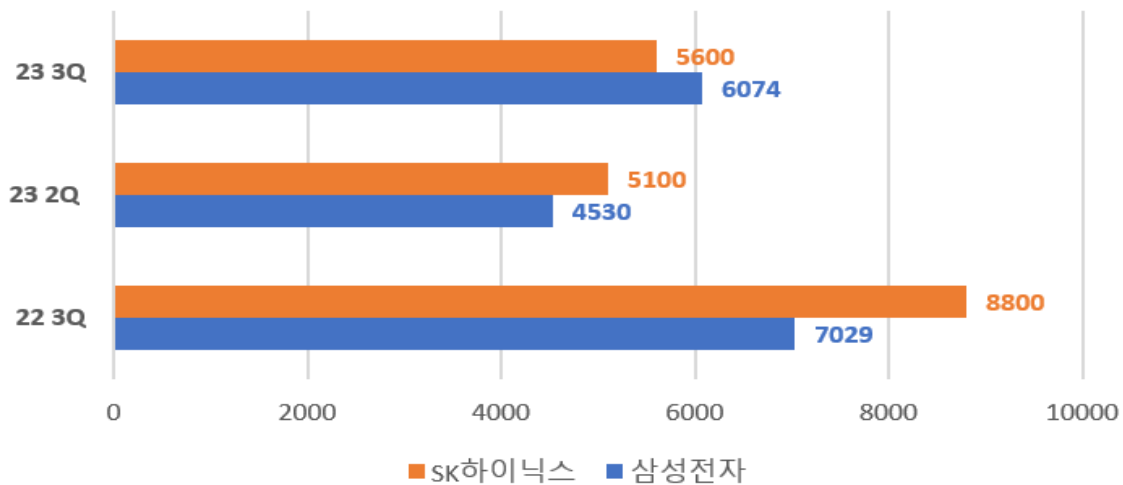
출처: SK 하이닉스 분기보고서, 닥트 전자공시

10 월 17 일 반도체업계에 따르면 엔비디아는 최근 SK 하이닉스와 HBM 공급 계약을 체결하면서 선수금을 대거 지급한 것으로 밝혀졌다. 구체적인 계약 규모나 선수금 규모 또한 기밀 사안이라 알려진 바가 없지만 SK 하이닉스가 엔비디아에 독점적으로 HBM3 를 공급하고 있고 내년 공급되는 후속제품인 HBM3E 까지 전담키로 했다는 점으로 해석할 수 있는 대목이다. 실제로 SK 하이닉스의 20 년 ~ 23 년 선수금 규모를 비교할 때, 23 년 3Q 의 선수금이 전년 대비 20 배 넘게 상승한 것을 볼 수 있다. 이렇듯 **비 정상적인 선수금 증가는 엔비디아와 SK 하이닉스와의 공급 계약 체결이 실제 진행된 점으로 유추할 수 있다.**

현재 HBM 메모리반도체 시장에서 SK 하이닉스의 점유율은 약 53%, 삼성전자 38%. 마이크론은 9%이다. 향후 전망의 경우 SK 하이닉스의 견고한 우위 유지를 혹은 삼성전자나 마이크론의 점유율 상승을 예견하는 등 다양한 전망이 혼재되어 있는 상황이다. 다만, 현재 경쟁에서 가장 앞서있는 기업은 **SK 하이닉스이며** 이는 향후 경쟁에서도 보다 앞서나갈 수 있는 요인이 될 수 있다.

한편, 공급과 수요의 측면에서 HBM 의 수요는 이미 공급량을 상회하고 있다. 23 년 3Q SK 하이닉스의 컨퍼런스콜에 따르면 HBM3E 의 **내년 CAPA 는 이미** 전량 판매되었고 고객의 추가 소유 문의도 있어서 수요 기반 관점에서는 확실한 가시성을 확보한 상태이다. 또한 HBM 의 경우 세대 전환 속도가 매우 빠르기 때문에 이러한 점은 기존에 갖고 있는 양산 능력, 품질 및 성능 등 경험치적인 관점에서 매우 유리한 환경으로 보여진다.

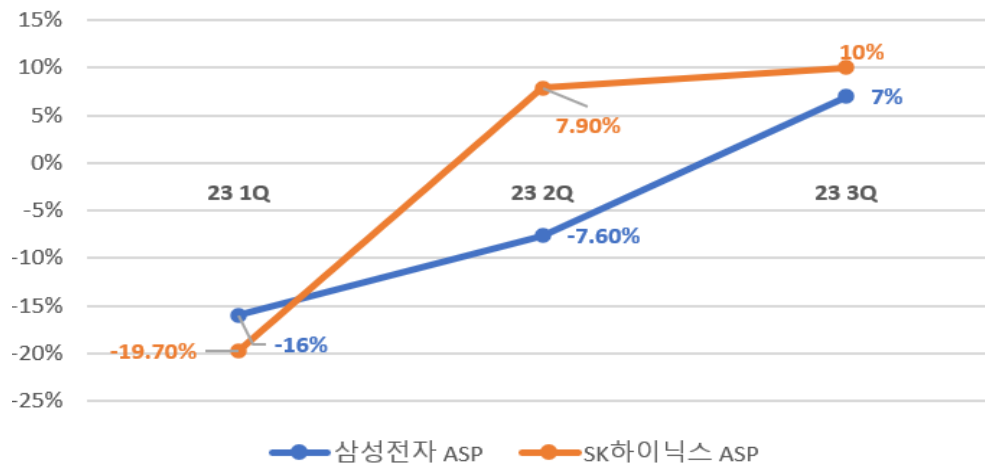
그림 4) SK 하이닉스와 삼성전자 DRAM 매출액 추이



출처 : KB 증권 및 SK 하이닉스 23 년 3 분기 IR 자료

이는 두 회사의 실적 추이에서도 나타나고 있다. 두 경쟁사의 DRAM 매출액 추이를 살펴보자면 SK 하이닉스는 23 년 3 분기 QoQ + 36%를 기록한 반면, 삼성전자의 경우 QoQ + 9.8%를 기록하며 SK 하이닉스보다 낮은 회복율을 보여주었다. 비록 DRAM 매출액이 HBM 전반을 반영하는 것을 아니지만 기술 선점에 따른 높은 ASP 효과를 누린 것 역시 확인할 수 있다.

그림 5) SK 하이닉스와 삼성전자 DRAM ASP 추이

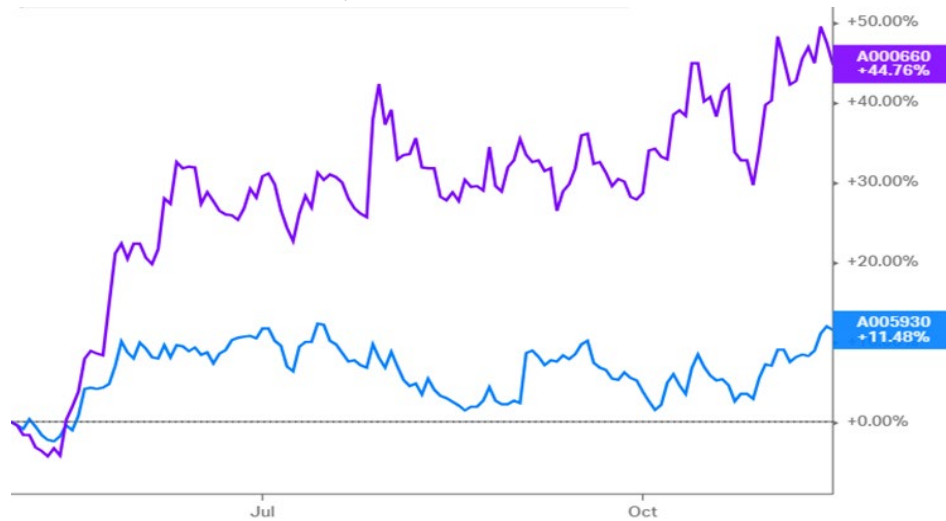


출처 : KB 증권 및 SK 하이닉스 23 년 3 분기 IR 자료

비록 현재 두 기업의 DRAM 매출에서 HBM 비중이 10% 미만이지만 앞에서 서술한 내용과 같이 HBM 자체가 높은 ASP 를 가지고 있고 이에 따라 먼저 양산에 성공한 SK 하이닉스의 ASP 가 먼저 상승한 것을 볼 수 있다. 이 점에 대해서 그렇다면 ASP 를 큰 폭으로 올린 삼성전자에 투자해야 되지 않냐는 의문점이 발생할 수 있다.

그림 6) SK 하이닉스와 삼성전자의 23 년 2 분기 ~ 23 년 11 월 주가 추이

(보라색: SK 하이닉스 / 파란색: 삼성전자)



출처: Koyfin

SK하이닉스가 본격적으로 ASP를 개선한 23년 2분기부터 지금까지의 주가 추이를 고려할 때, 확연한 추세 차이를 볼 수 있다. 이러한 점이 시사하는 것은 현 시점 각 기업의 HBM 로드맵을 고려할 때, HBM3E 역시 SK 하이닉스가 먼저 양산에 성공할 가능성이 높고 이에 따른 수혜로 또 다시 SK 하이닉스의 ASP 개선 및 이로 인한 주가 상승률이 더 클 확률이 높다는 것이다. 비록 각 기업의 주가에는 DRAM(HBM) 부분뿐만 아니라 다양한 변수들이 존재하지만 이러한 점을 고려할 때 SK하이닉스가 보다 비교 우위를 가진다고 볼 수 있다.

6-3. 후공정 - 한미반도체

그림 7) 한미반도체 분기별 실적

	1Q23	2Q23	3Q23P
매출액	26.5	49.1	31.2
QoQ	-56.5%	85.0%	-36.4%
YoY	-58.0%	-60.2%	-61.2%
MSVP	11.6	30.5	18.0
EMI Shield	-	0.4	3.3
Camera Module	6.6	2.1	-
Bonder	1.0	5.1	0.5
Spare & Kit	6.1	8.1	8.9
기타	1.2	2.8	0.5
매출총이익	11.1	25.0	14.8
판관비	9.0	13.9	11.9
영업이익	2.1	11.2	2.9
영업이익률	7.8%	22.8%	9.3%
세전이익	174.7	41.4	19.3
순이익	133.2	34.0	14.7

출처: BNK 투자증권

동사는 파운드리 재고조정이 지속됨에 따라 OSAT 고객사들의 투자 축소도 이어져 3Q23 매출액은 312 억원(-36%QoQ, -61%YoY)을 기록, 컨센서스를 28% 하회했다. 기존 주력 제품인 MSVP 매출이 41%QoQ 나 감소하였으며 3Q23 영업이익은 매출 감소와 일부 충당금 반영으로 29 억원(-74%QoQ, -91%YoY), OPM 9.3%에 그쳤다. 이에 주당 420 원의 현금 배당 공시를 발표했으나(22년 주당 배당금:

200 원) 공시 당일 -12.82%의 하락을 피할 수 없었다. 한미반도체에 대한 미래 전망은 대체적으로 긍정적이지만 높은 주가 상승률과 여전히 우호적이지만은 않은 매크로 환경은 부담감으로 작용하고 있다. 이에 따라 동사의 강점과 고려할만한 사항 약점을 동시에 확인하고자 한다.

6-3-1. 강점

그림 8) 한미반도체 TC bonder 수주 공시 건

구분	내용
2023년 9월 1일	
계약금액 (십억원)	41.6
계약 상대방	SK하이닉스
계약 시작일	2023-08-31
계약 종료일	2024-04-05
2023년 9월 27일	
계약금액 (십억원)	59.6
계약 상대방	SK하이닉스
계약 시작일	2023-09-27
계약 종료일	2024-04-21

출처 : 삼성증권

HBM 과 DRAM 의 가장 큰 구조적 차이는 입출력 단자 수의 차이이다. HBM 은 DRAM 이 8 개의 I/O(입출력 단자)를 가진 것과 대비하여 1,024 개의 I/O 를 가지고 있고 이렇게 구멍이 뚫린 각각의칩을 stacking 할 때 중요한 점은 정렬구조를 일정하게 해 수율과 칩 성능을 저하를 방지하는 것이 중요하고 이에 TC bonder 가 사용되고 있다. 한미반도체는 23 년 9 월 1 일와 27 일 416 억, 596 억원규모의 하이닉스 발 대규모 수주 내역을 발표했으며 23 년의 각 기업의 반도체 CAPEX 투자 현황을 고려할 때 이러한 투자액은 TC bonder 의 중요성을 볼 수 있는 대목이다.

한편, SK 하이닉스는 2024 년 10 조원 설비투자 집행을 발표했다. D 램은 투자액은 6.9 조원으로 추정되며, HBM 중심 투자 집행이 예상된다. 2024 년 SK 하이닉스의 D 램 생산라인 중 HBM capa 는 100K ~ 120K 로 추정되며, 이 중 60%가 HBM3 / HBM3E 생산에 투입될 것으로 예상된다.

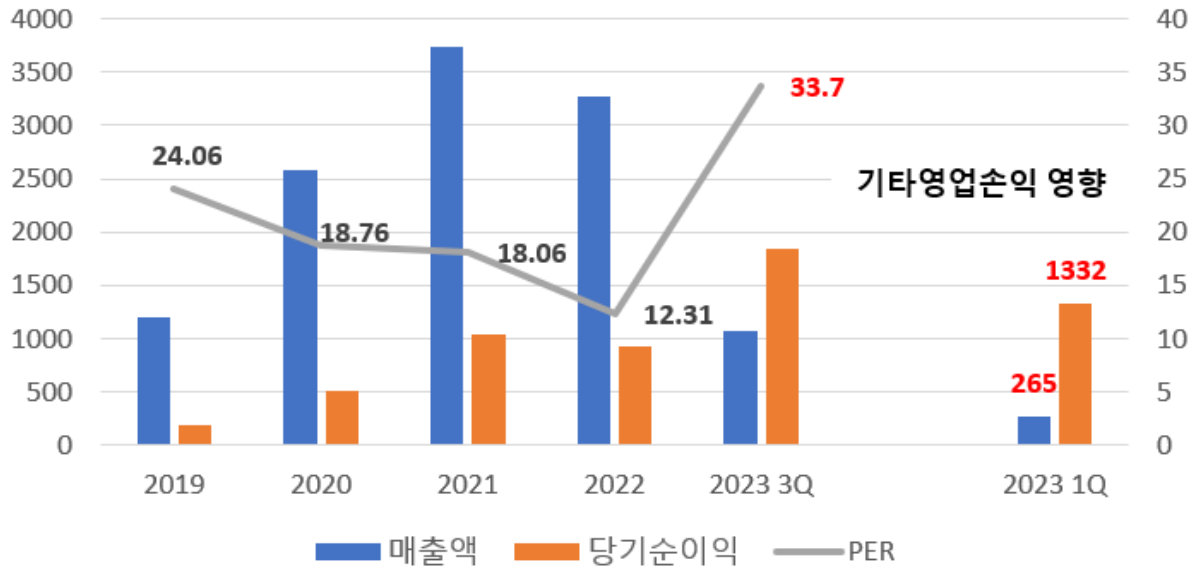
그림 9) 2023 년 한미반도체 공급 계약 평균 리드타임(단위: 월)

업체	공급지역	시작일	종료일	리드타임
Forehope elec	중국	2023-05-30	2023-08-31	3.1
Infineon Technologies	싱가포르	2023-06-12	2023-10-24	4.5
UNIMICRON	대만	2023-06-12	2023-09-20	3.3
Zhengzhou Xinghang	중국	2023-06-22	2023-09-28	3.3
SK하이닉스	한국	2023-08-31	2024-04-05	7.3
SK하이닉스	한국	2023-09-27	2024-04-21	6.9
평균리드타임				4.7

출처: 현대차증권

한미반도체의 공급 계약 평균 리드타임을 고려할 때, 23년 9월의 대규모 수주와 24년 대규모 투자로 인한 수혜는 아직 매출 실적에 반영되지 않은 상황이며 이러한 점이 한미반도체의 현재 실적과 별개로 그동안 높은 밸류에이션을 선정 받을 수 있는 이유였다.

그림 10) 한미반도체 실적 추이



출처: 한미반도체 사업보고서

그림 11) 한미반도체 임원 /주요주주특정증권등소유상황 보고서

보고사유	변동일*	특정증권등의 종류	소 유 주 식 수 (주)			취득/처분 단가(원)**	비 고
			변동전	증감	변동후		
장내매수(+)	2023년 11월 15일	보통주	34,901,250	50,000	34,951,250	61,436	-
합 계			34,901,250	50,000	34,951,250	61,436	-

출처: 한미반도체 사업보고서

한미반도체의 23년 1분기 실적에서 특이한점은 기타영업외손익이 1,332 억으로 매출액 265 억에 5 배에 달하는 점이다. 이는 한미반도체가 보유한 HPSP 보유 주식 목적이 경영참여에서 단순투자자로 바뀌어 매도가능증권으로 분류 되면서 시가평가가 반영된 것이다. 한미반도체는 21년 6월 HPSP의 지분 25%를 확보했고 그 당시 HPSP의 기업가치는 3,000 억원이다. 현재 HPSP의 기업가치가 약 2조 7,000 억원에 육박한 것을 고려할 때 수익률은 800%에 육박하는 상황이다. HPSP 상장 이후 곽동신 대표는 약 700 억원을 현금화 했으며 여전히 556 만주 시가로 약 1,900 억원에 달하는 주식을 보유중이다. 따라서 모든 지분을 처분하고 자사주 매입을 실시할 경우 한미반도체의 지분 약 3.5%를 추가 매수할 수 있으며 이는 한미반도체 주가 하방 지지에 큰 도움이 될 것으로 전망된다.

6-3-2. 약점

한미반도체는 비싸다. 단순히 주가상승률로 인한 부담이 아니라 역대 동사의 주가 대비 수익률 지표 중 가장 부담스러운 자리에 위치해 있다. 이는 이미 TC-bonder 부분에서의 매출액 성장률을 이미 주가가 반영하고 있는 점으로도 고려할 수 있다. 또한, 현재 SK 하이닉스의 HBM 신규 라인에 설치되는 TC bonder의 80% 이상을 한미반도체가 납품할 것으로 추정되는 가운데 실제 수주 현황이 예상보다 좋지 않다면 동사의 주가 하락은 높은 밸류에이션 부담으로 인해 보다 과도할 수 있는 상황이다.

또한 23년의 1분기 기 보유한 금융자산의 공정가치 증가로 인해 당기순이익이 과장되어 있는 상황이다. 이러한 기타영업이익의 증가로 인한 당기순이익의 증가는 기업 실적의 연속성과는 거리가 멀며 한미반도체의 PER은 더 높은 상황으로 인식하는 것이 바람직하다.

그림 12) 한미반도체 관련 ETF 현황

AI 반도체 ETF 2개 상장...한미반도체 등 집중 투자

출처: 한국경제

2023년 11월 21일, 'TIGER AI 반도체핵심공정', 'KODEX AI 반도체핵심장비' ETF가 각각 유가증권시장에 상장되었다. 'TIGER AI 반도체핵심공정'의 경우 한미반도체의 비중이 17.05%, 'KODEX AI 반도체핵심장비'의 경우 한미반도체 비중이 24.6%이다. 통상 ETF의 경우 소위 말하는 '핫'한 주식에 대해 수급이 물리는 경향이 있는데 이러한 ETF 지수 편입을 위한 수급이 끝날 경우 한미반도체의 주가가 흔들릴 요인이 될 수 있다.

결론적으로 동사의 산업내 기술력과 중요성은 의심할 여지가 없지만 현재 높은 주가 상승률의 가장 큰 요인인 TC bonding 수주에 대한 지속적인 추이 확인에 대한 필요성이 제기된다.